

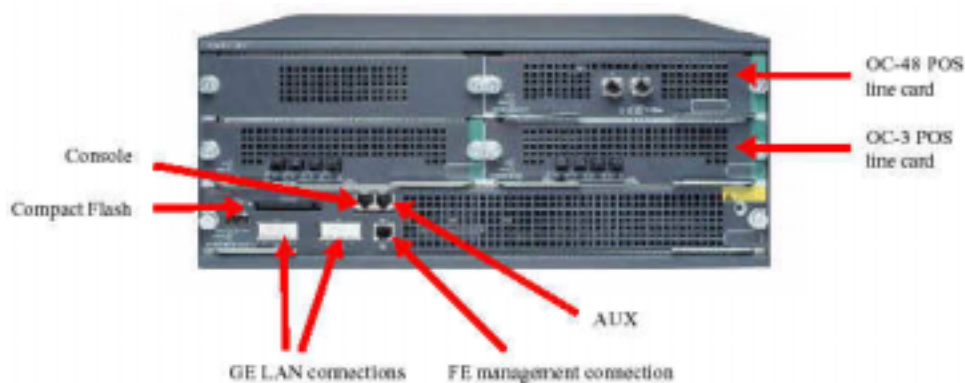
Cisco 7300 体系结构

Hege Trosvik (hege@cisco.com), TME, ISBU

1. Cisco 7300 简介

Cisco 7300属于新型IP光路由器。它采用了高性能的小巧机架和模块化结构，具有较高的性能价格比。借助Cisco开发的并行快速转发（PXF）技术和可升级的软件，Cisco 7300可提供一整套高性能的IP服务。Cisco 7300还通过主处理器支持多服务和其它IP服务。借助软件升级，该产品将在FCS之后实现高可用性，不仅如此，硬件也支持高可用性。

图1-1 带NSE-100及OC-3和OC-48 POS线卡的Cisco 7300机箱



OC-48 POS线卡

OC-3 POS线卡

控制台

紧凑闪存内存

AUX

GE LAN连接

FE管理连接

Cisco 7300系统包括:

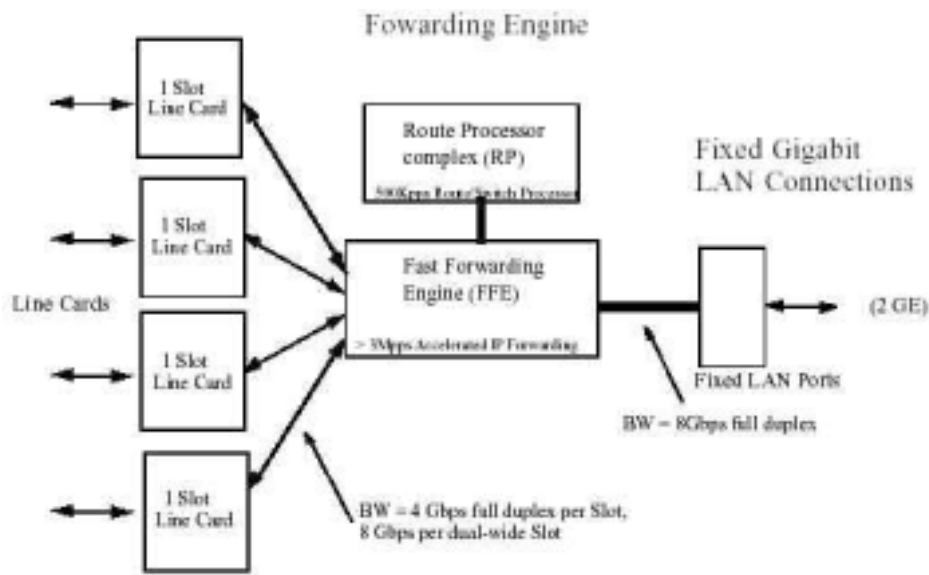
- 机箱
- 一或两个电源，包括风扇，在机箱后面
- NSE-100，包括两个GE接口和一个FE管理端口
- 1-4块线卡

图1-2显示的是Cisco 7300系统概况图，包括线卡以及带两个GE连接的转发机制。最多可有四块线卡借助四条独立高速串行链路通过中板与NSE相连。背板上没有活跃的组件。FE管理端口与Mistral ASIC（参见第2.2节）而不是FFE连接，因此建议不用于分组转发，而用作LAN连接。

NSE-100（网络服务机制100）是Cisco 7300上的转发机制。它为Cisco 7300保留和执行系统管理功能。该机制包括路由器处理器复合组件（RP）和快速转发机制（FFE）。RP的主要组件是RISC处理器，负责执行控制面板功能。FFE的主要组件是并行快速转发（PXF）处理器。FFE执行高速分组转发功能并加速处理器密集型任务，如ACL和QoS，因此，向分组流量添加服务时可使性能线性提高。

本文将简要介绍Cisco 7300的体系结构。在本文的下一个版本里，我们将详细介绍Cisco 7300的PXF实施方法，即将添加的分组流量以及调试信息。

图 1-2 Cisco 7300的概况图



- 线卡
- 转发机制
- 1插槽线卡
- 路径处理器复合组件（RP）
- 500Kpps路径/交换机处理器
- 1插槽线卡
- 快速转发机制（FFE）
- >3Mpps加速IP转发
- 线卡
- 1 插槽线卡
- 固定LAN端口
- BW=8Gbps全双工
- 1插槽线卡
- BW=每插槽4Gbps全双工，每双宽插槽8Gbps

5. 网络服务机制

NSE卡是Cisco 7300平台的的心脏和大脑。除分组处理外，NSE还执行路由协议，负责配置和管理Cisco 7300机箱。

Cisco 7300的分组发送责任由两个主要子系统分担。基于PXF/Van Allen的快速转发机制（FFE）只负责处理IP流量，性能为3.5Mpps。基于Mistral ASIC的路径处理器（RP）子系统将负责处理非IP和控制面板流量。它能够为IP实现450kpps的最高分组吞吐率，非IP流量的分组吞吐率稍低。

路由协议支持、对其它控制面板协议的支持，以及机箱配置和管理都由RP子系统单独完成。RP将提供IOS支持的所有控制面板特性，包括路由协议支持、多协议支持（AppleTalk、IPX、XNS等）和网络协议。RP还负责处理来往于路由器的所有流量。

FFE处理数据面板流量，也就是在路由器两个端口之间流动的流量，以及路由器路由的流量，一般都对分组提供ACL或QoS等服务。数据面板流量必须在PXF中处理才能获得最佳性能。不能由PXF完全处理的多数面板流量都将由RP处理，但速度较低。请注意，排序和整形根本不能在RP上执行，因为序列状态反馈将发送到FFE，永远不会传递到RP。

图2-1显示的是Cisco 7300体系结构的详细图表，包括系统中的每个ASIC。

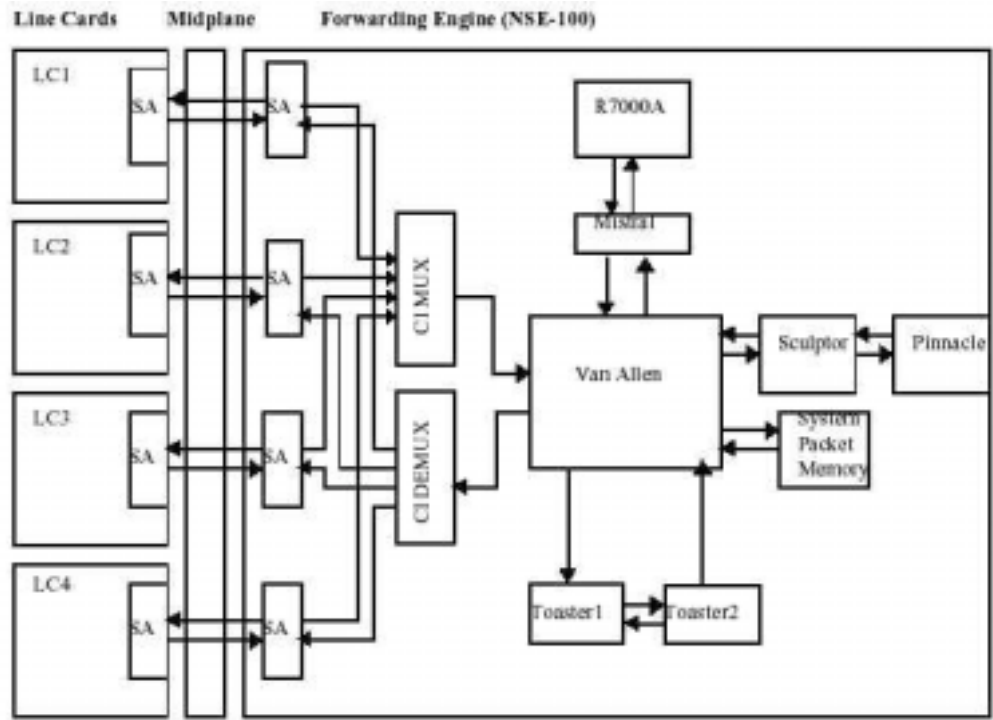


图2-1 Cisco 7300体系结构的详细图表
线卡 中板 转发机制（NSE-100）

系统分组内存

a) 快速转发机制

快速转发机制的主要任务是引导分组通过Cisco 7300系统。它可以分成两组独立电路：Toaster/Van Allen复合组件以及Constellation总线电路。

PXF/Van Allen复合组件

PXF/Van Allen复合组件是Cisco 7300机箱内的主要转发实体。转发决策由串连在一起的两个Toaster微控制器制定。两个ASIC可以处理高达3.5Mpps的发送决策率。

Cisco 7300路由机制中还包括Van Allen ASIC。Van Allen实际上是DMA机制，负责在新帧到达时通知Toaster，方法是产生分组处理信息，然后根据Toaster命令在多个端口和分组内存中移动数据。

Cisco 7300相互连接的两个主通道都与Van Allen ASIC相连，这两个通道是背板串行通道和通过Sculptor ASIC实现的Constellation (LAN) 总线。Van Allen是系统的集线器，从线接口接收分组，然后向Toaster ASIC提供分组标头信息，以待处理。它还从Toaster ASIC接收处理完的命令，然后指挥分组从线接口出去。Van Allen最后连接到RP复合组件。

Toaster微处理器ASIC是一块芯片，在4×4行和列组成的阵列中提供16个微处理器。ASIC可视为四级管线的组合。分组处理所需的信息沿行（管线）传递，只由四个微处理器处理。每个管线等级都有不同的任务，但各Toaster列的任务都相同。Cisco 7300 FFE使用串连的两个Toaster ASIC，因此提供4×8处理器阵列。

Toaster ASICA的每一行为处理器和所有外部接口提供125MHz的速度，每160ns就可以接受一个新的信息，因此，最高源分组处理速率能达到6Mpps（假设每个分组只需要一个信息）。但是，由于Van Allen当前版本的处理性能的限制，最高分组处理速率只能达到3.5Mpps。

2.1.2 Constellation总线电路

Cisco 7300 NSE使用Constellation总线提供其LAN连接。与Constellation平台不同，这种总线完全分组含在NSE母板内（例如，它不在背板上运行）。借助这种总线，NSE能利用Constellation LAN端口ASIC。

在Constellation平台内，Constellation总线周围的数据移动由发送ASIC的L2和L3（和相关电路）处理，它先对总线上的分组数据进行分解，然后根据大型转发表作出数据移动决策。Cisco 7300不使用发送ASIC的L2和L3，所有表都将保存在Toaster列内存或RP的主内存中。

Sculptor ASIC将Van Allen ASIC与Constellation总线连接在一起。

Cisco 7300 NSE与Constellation总线连接在一起，它拥有Pinnacle ASIC，能够提供四个千兆位以太网连接端口。其中两个端口是NSE的本地端口，其它两个在背板上运行，可以与其它NSE上的GBIC（如果有的话）连接。这种配置使NSE能控制Cisco 7300系统中的所有GE端口，而且对冗余（或弱备用）NSE的依赖性最低。请注意，在FCS阶段不支持冗余NSE。这些千兆位以太网端口为Cisco 7300平台提供主LAN连接。

2.2 路径处理器复合组件

Cisco 7300路径处理器子系统的主要任务包括：为快速机制未处理的分组（包括去往Cisco 7300自身的分组，如网络管理协议分组）提供“悬空路径”、多协议支持、路径协议等，它还能处理Cisco 7300系统的配置和维护。

RP子系统的处理器是QED的基于MIP的R7000A。微处理器通过Mistral ASIC与其它子系统部件相连。除标准系统控制器特性（SDRAM控制器、I/O总线、UART等）外，Mistral还分组含路径辅助逻辑，使R7k能有效查看和操作穿越Mistral的千兆位以太网端口的分组。

QED的R7000系列微处理器共有三级高速缓存。芯片上主高速缓存有分开的指令高速缓存和数据高速缓存，这两种高速缓存都有16KB深。芯片上还有256KB二级高速缓存，保存指令和数据。（芯片上二级高速缓存是R7k系列的新特性。）微处理器支持外部指令和数据高速缓存，称为第三或L3高速缓存，大小从512KB到8MB（两个数量级）。Cisco 7300将使用所有三级高速缓存（L3高速缓存的大小？？）。

Mistral ASIC是RP子系统的核心。作为系统控制器，Mistral将R7k微处理器与其它子系统组件对接。Mistral不但提供与主内存SDRAM的连接，还通过其I/O总线提供与外部内存和外设（ROM、FLASH、ASIC）的连接。Mistral还包括许多内部设备，如DUART和10/100以太网MAC。

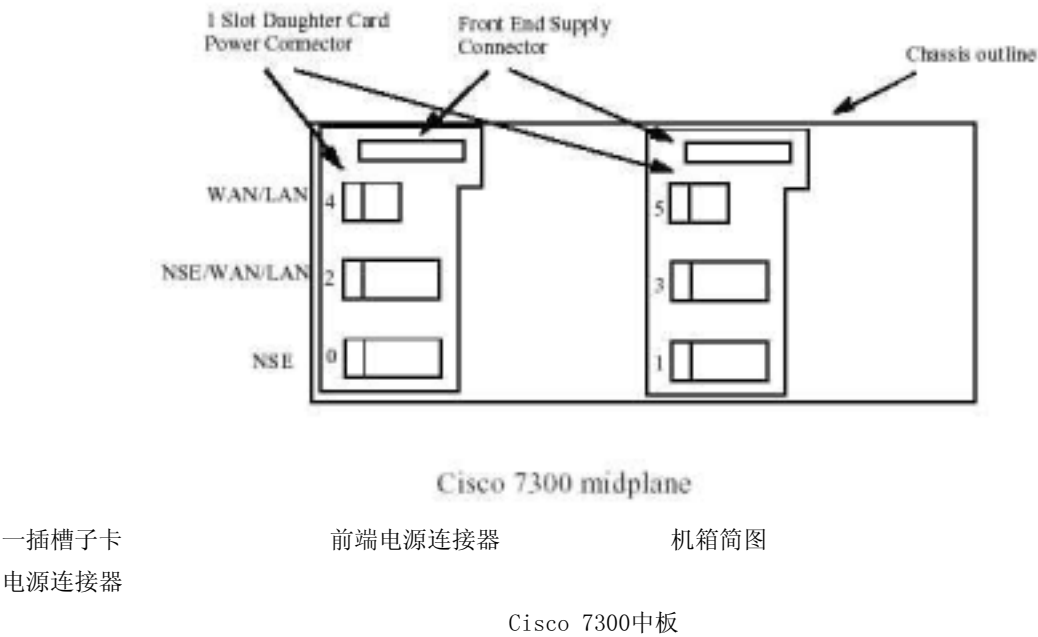
Mistral ASIC通过GE连接与Van Allen相连。R7k通过其100MHz的SYSAD总线与Mistral ASIC连接。

3. 中板和基础设施

Cisco 7300中板基础设施支持一个插槽和双宽插槽的线卡。中板安装在机箱的内部，以便NSE和线卡能插入到前面，电源能插入到后面。带电源、线卡和NSE连接器的中板如图3-1所示。

所有电源插槽都插着电源或风扇。中板的两半都直接与一个电源相连，如果采用非冗余配置，则一个中板将与风扇相连。两块中板用地线连接在一起，两块中板之间的电源则通过NSE相连，这样两块中板能受一个电源的控制。

图3-1 Cisco 7300中板



NSE和一插槽线卡之间的基本电子接口包括：

- 4Gbps串行通道，每个串行通道包括四条全双工串行链路。串行链路为4Gbps串行通道提供1.25Gbps速率。以1.25Gbps运行的四条串行通道提供4Gbps串行通道的原因是，串行链路提供8b/10b编码。
- 提供低级控制的12C总线接口，包括背板时钟选择、低级Santa Ana配置和管理、卡识别和板级复位等功能。

3.1 集群互连

集群互连提供NSE与一插槽线卡之间的数据和控制通信。它分组含全双工点到点串行通道。对于NSE上的Van Allen和线卡上的端口ASIC来讲，控制流量是带外的。但通过串行链路和数据流量一起在带内流动。

Santa Ana ASIC（SA见图2-1）提供NSE与线卡之间的并行接口，以及背板串行通道技术。它与串行8b-10b串连并列执行，与并行10b-8b反串连顺序执行。

CI MUX驻留在NSE上。它的每块线卡都有FIFO，并且其间都有仲裁机制，每次向Van Allen输入一个完整的分组。它还能提取带内控制信息，并将其发送到独立链路上，送往Van Allen。

CI DEMUX也驻留在NSE上。它执行的基本上是CI MUX的反操作，即将分组从Van Allen外出链路接口上取出，然后送往适当的Santa Ana 32位并行接口。它为每个串行通道实施FIFO，以便消除Van Allen接口因控制面板流量交叉而引起的潜在瓶颈。它还提供带内（通过串行通道插入/提取）串行通道流量控制、序列状态和I/O访问。

CI MUX/DEMUX和Van Allen链路接口之间的连接是共享资源，它禁止在硬带宽限制下将分组同时从线卡传输到NSE和建筑物，它直接与Van Allen链路接口相连。这种链路是以100MHz运行的32位总线，提供的总带宽为3.2Gbps。

4. 线卡

多达四块线卡借助Santa Ana ASIC通过背板串行通道与NSE相连。线卡不执行本地处理，所有分组处理都在NSE上集中完成。线卡的主要组件如图4-1所示。

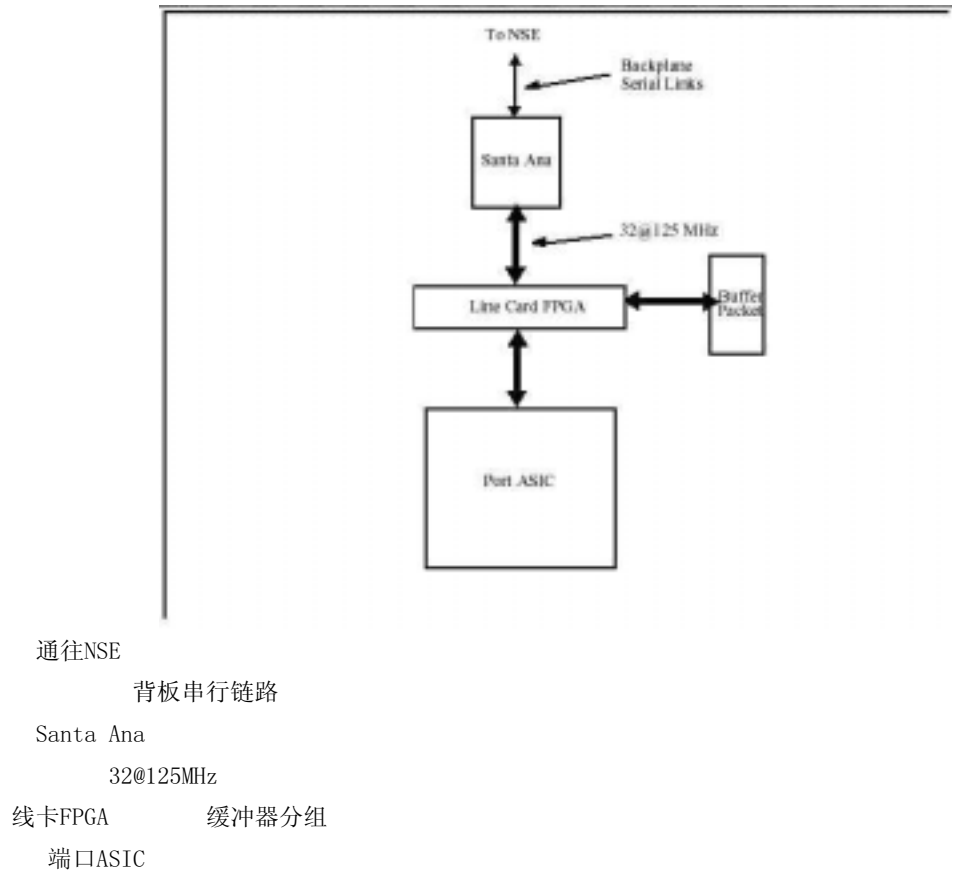
端口ASIC是线卡专用的，包括与逻辑类似的帧和端口光纤接口。

线卡分组缓冲器在将分组发送到Santa Ana之前对所有分组进行输入排序，外出分组缓冲器提供速率匹配，并故意小型化（2-3个MTU），以便减少HOL瓶颈。

线卡FPGA提供带内（通过串行通道插入/提取）串行通道控制流量。

Santa Ana是将线卡与串行链路连接在一起的串连器/反串连器（通过背板串行链路与NSE上的SA相连）。

图4-1 普通Cisco 7300线卡



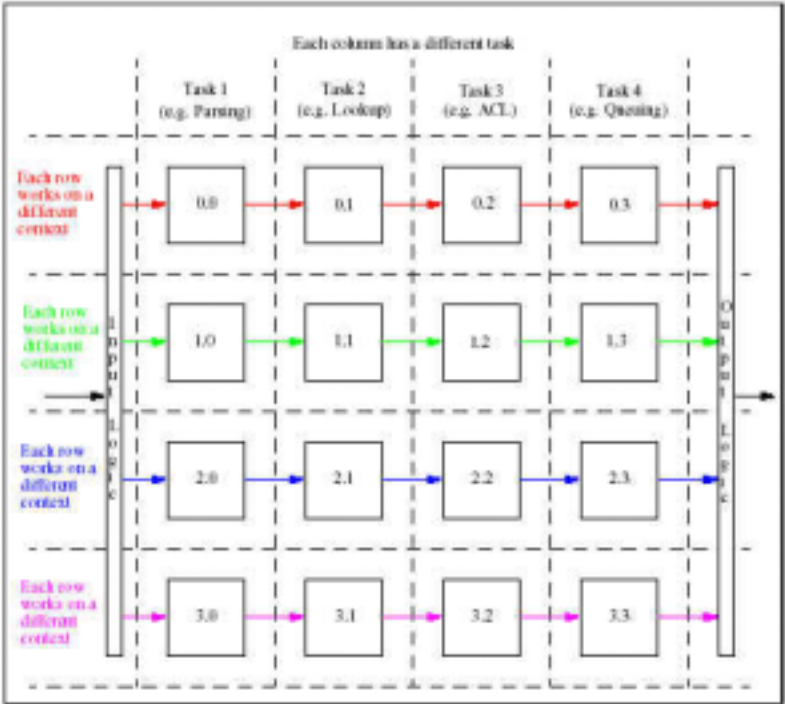
5. Toaster分组处理

下面简要讨论Toaster分组处理操作。

Cisco 7300 NSE Van Allen上的外部代理从收到的帧上提取一部分分组标头，预先考虑一些其它信息，并将称为Toaster上下文的完整数据单元传递到Toaster输入逻辑。输入逻辑将上下文传递到Toaster阵列的一行，然后行内的第一个处理器开始处理信息。一旦第一个处理器完成了它的任务，上下文（可能已被修改）将传递到行内的下一个处理器。当行内的最后处理器完成其任务后，上下文（现在已被大量修改）将通过输出逻辑传递到外部代理，由它执行Toaster已放置在上下文中的命令。

与PXF处理器以前的某些平台实施方法不同，Csico 7300 NSE采用了PXF转发体系结构，不能绕过PXF，而直接将分组送至RP。在允许送至RP之前，所有分组都必须先通过PXF传递。

图5-1 基本的Toaster 4×4体系结构



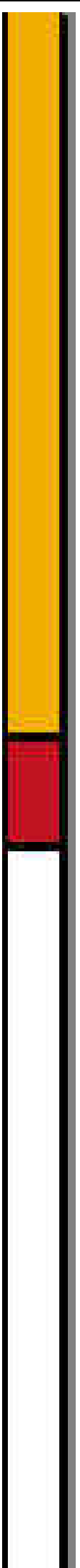
每一列的任务都不相同

任务1（如分解） 任务2（如查找） 任务3（如ACL） 任务4（如排序）

每行都使用不同的上下文
每行都使用不同的上下文
每行都使用不同的上下文
每行都使用不同的上下文

输入逻辑

输出逻辑





思科系统(中国)网络技术有限公司

北京
北京市东城区东长安街一号
东方广场东一办公楼 19-21 层
邮政编码: 100045
电话: (8610)65267777
传真: (8610)85181881

广州
广州市天河北路 233 号
中信广场 43 楼
邮政编码: 510620
电话: (8620)38770000
传真: (8620)38770077

上海
上海市淮海中路 222 号
力宝广场 32 ~ 33 层
邮政编码: 200021
电话: (8621)53966161
传真: (8621)53966750

成都
成都市顺城大街 308 号
冠城广场 23 层
邮政编码: 610017
电话: (8628)6528888
传真: (8628)6528999

