

# Pesquise defeitos a mensagem “QM\_SANITY\_WARNING” no 12000 Series Router

## Índice

[Introdução](#)

[Pré-requisitos](#)

[Requisitos](#)

[Componentes Utilizados](#)

[Convenções](#)

[Problema](#)

[Solução](#)

[Background](#)

[Cenário 1:](#)

[Cenário 2:](#)

[Cenário 3:](#)

[Comandos de solução de problemas](#)

[Exemplo:](#)

## Introdução

Este documento descreve o procedimento para debugar os depletion messages do buffers de pacotes que podem acontecer placas de linha on different em um roteador de Cisco do 12000 Series que executa IO. É demasiado comum distante a ver que o tempo e recursos valiosos desperdiçado substituindo o hardware esse funciona realmente corretamente devido a falta do conhecimento no gerenciamento de buffer GSR.

## Pré-requisitos

### Requisitos

O leitor deve ter uma vista geral da [arquitetura do Cisco 12000 Series Router](#).

## Componentes Utilizados

As informações neste documento são baseadas nestas versões de software e hardware:

- Cisco 12000 Series Internet Router
- Software release de Cisco IOS® que apoia o Gigabit Switch Router

As informações neste documento foram criadas a partir de dispositivos em um ambiente de laboratório específico. Todos os dispositivos usados neste documento são ligados com uma configuração esclarecida (PADRÃO). Se a sua rede estiver ativa, certifique-se de que entende o

impacto potencial de qualquer comando.

## Convenções

Consulte as [Convenções de Dicas Técnicas da Cisco](#) para obter mais informações sobre convenções de documentos.

## Problema

O GSR ou o Roteadores de Cisco do 12000 Series têm verdadeiramente uma arquitetura distribuída. Isto significa que cada LC executa sua própria cópia da imagem do Cisco IOS Software e tem a inteligência terminar a decisão de encaminhamento de pacote de informação no seus próprios. Cada placa de linha faz seus próprios

1. Consulta de encaminhamento
2. Gerenciamento de buffers de pacotes
3. QOS
4. Controle de fluxo

Uma da operação a mais importante durante o packet switching no GSR é o gerenciamento de buffer que é feito pelo vários gerenciamento de buffer ASIC (BMA) situado nas placas de linha. Estão abaixo algumas mensagens relativas ao gerenciamento de buffer GSR que poderia aparecer nos log de roteador quando na produção. Na seguinte seção nós discutiremos os disparadores diferentes que poderiam fazer com que estas mensagens apareçam nos log de roteador e o que são a ação corretiva ser feito para abrandar o problema. Em alguma situação isto poderia igualmente conduzir à perda de pacotes que poderia manifestar como aletas do protocolo e causar o impacto da rede.

```
%EE48-3-QM_SANITY_WARNING: Bufferes do FreeQ do tofab esgotados
```

```
ENTALHE 1:Sep 16 19:06:40.003 UTC: %EE48-3-QM_SANITY_WARNING: Pouco buffers(1) livre estão disponível no pool# 2 do FreeQ do tofab
```

```
ENTALHE 8:Sep 16 19:06:45.943 UTC: %EE48-3-QM_SANITY_WARNING: Pouco buffers(0) livre estão disponível no pool# 1 do FreeQ do tofab
```

```
ENTALHE 0:Sep 16 19:06:46.267 UTC: %EE48-3-QM_SANITY_WARNING: Pouco buffers(2) livre estão disponível no pool# 2 do FreeQ do tofab
```

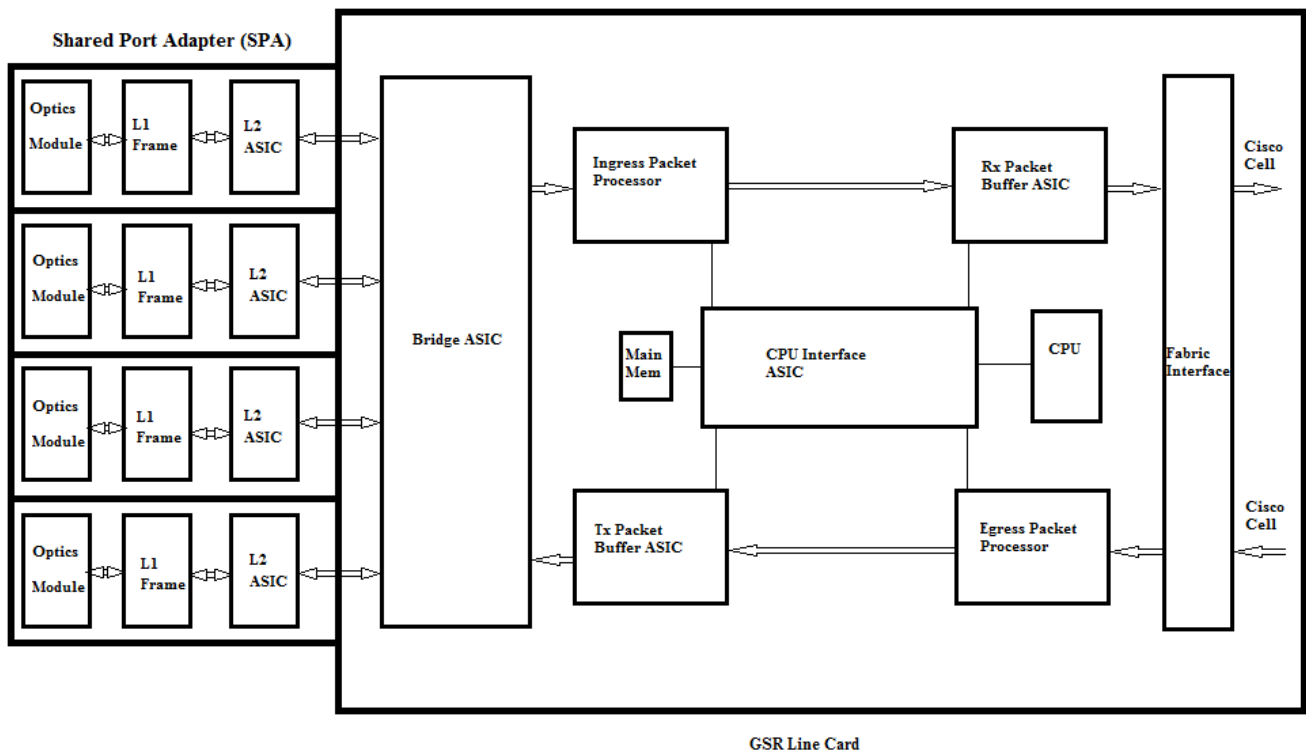
```
ENTALHE 8:Sep 16 19:06:47.455 UTC: %EE48-3-QM_SANITY_WARNING: Bufferes do FreeQ do tofab esgotados. Recarving os bufferes do tofab
```

```
ENTALHE 8:Sep 16 19:06:47.471 UTC: %EE192-3-BM QUIESCE:
```

## Solução

### Background

Para pesquisar defeitos os erros que de advertência QM-SANITY nós precisamos de compreender o fluxo de pacote de informação em uma placa de linha GSR. A figura abaixo explica os blocos principais de uma placa de linha C12k e do trajeto do fluxo de pacote de informação.



O line card (LC) em um Cisco 12000 Series Internet Router tem dois tipos de memória:

- Rota ou memória de processador (RAM dinâmico - DRAM): Esta memória permite principalmente o processador integrado de executar o Cisco IOS Software e armazenar tabelas de roteamento da rede (banco de informação de encaminhamento FIB, a adjacência)
- Memória de pacotes (ram dinâmico síncrono - SDRAM): A memória do pacote da placa de linha armazena temporariamente os pacotes de dados aguardando decisões de switching a serem tomadas pelo processador da placa de linha.

Como visto da imagem acima, a placa de linha GSR especializou o buffers de pacotes ASIC (circuito integrado característico da aplicação), um em cada fluxo da direção de tráfego que fornece o acesso à memória de pacotes. Estes ASIC igualmente conhecidos como o Buffer Management ASIC (BMA) fazem a função de gerenciamento de fila da colocação em buffer dos pacotes e do buffer na placa de linha. Para apoiar taxas de /forwarding do throughput elevado, a memória de pacotes em um ou outro sentido é cinzelada nos conjuntos de memória diferentes do tamanho projetados enviar pacotes de tamanhos do MTU de variação.

Os quadros recebidos pelos cartões do módulo de interface da camada física (PLIM) são a camada 2 processados e o DMAed a uma memória local no cartão PLIM. Uma vez que a unidade de dados recebidos está completa, um ASIC no PLIM contacta o ingresso BMA e pede um buffer do tamanho apropriado. Se o buffer é concedido, o pacote move-se para a memória do pacote de ingresso da placa de linha. Se não há nenhum disponível protege o pacote é deixado cair e o contador de interface ignorado irá acima. O processador do pacote de ingresso faz as características que processam no pacote, faz a decisão de encaminhamento e move o pacote para a fila do tofab que corresponde à placa de linha da saída. A interface de construção ASIC(FIA) segmenta o pacote às pilhas de Cisco e o cella é transmitido ao Switch Fabric. Os pacotes então são recebidos do Switch Fabric pelo FIA na placa de linha da saída e vão sobre às filas FrFab onde são remontados, a seguir à saída PLIM, e enviado finalmente sobre o fio.

A decisão do frfab BMA para selecionar o buffer de um pool de buffers particular é baseada na decisão feita pelo mecanismo de switching da placa de linha do ingresso. Desde que todas as filas na caixa inteira estão do mesmo tamanho e na mesma ordem, o mecanismo de switching diz o LC transmissor para pôr o pacote na mesma fila do número de que inscreveu o roteador.

Quando o pacote for comutado, o tamanho da fila de um pool de buffers particular na placa de linha do ingresso que foi usada para mover o pacote estará decrescido por um até que o BMA na placa de linha da saída retornar o buffer. Aqui nós devemos igualmente notar que o gerenciamento de buffer completo está feito no hardware pelo gerenciamento de buffer ASIC e para a falha menos operação ele é necessária que os BMA retornam os buffers ao conjunto original de onde era originado.

Há três encenações onde o Gerenciamento de buffers de pacotes GSR pode experimentar o esforço ou a falha que conduzem à perda de pacotes. Estão abaixo as três encenações.

## Cenário 1:

O Gerenciamento de fila de hardware falha. Isto acontece quando a saída BMA não retorna o buffers de pacotes ou retorna o buffers de pacotes ao pool de buffers incorreto. Se os buffers são retornados ao pool incorreto, nós veremos alguns pool de buffers crescer e alguns pool de buffers que esgotam durante um período de tempo e eventualmente efetuar pacotes com o tamanho de conjunto de buffers de esgotamento. Nós willstart que vê os avisos da QM-sanidade como o buffers de pacotes esgotamos e cruzamos o limiar de advertência.

Use os controladores dos debug e show da sanidade QM as filas do tofab que comandam para verificar se você é impactado por esta circunstância. Refira a seção de Troubleshooting para encontrar como permitir pontos iniciais da sanidade QM.

Esta circunstância é causada geralmente pelo hardware defeituoso. Verifique as saídas abaixo no roteador e procure erros de paridade ou ruídos da placa. O reparo seria substituir a placa de linha.

```
show controllers fia
```

```
mostre o contexto todo
```

```
show log
```

### Exemplo:

Da fila do tofab do controlador dos debug e show da sanidade QM nós podemos ver que o pool 2 está crescendo em tamanho quando o pool 4 for executado baixo. Isto indica que o pool 4 está afrouxando buffers e está sendo retornado para associar 2.

A sanidade QM debuga:

```
ENTALHE 5:Oct 25 04:41:03.286 UTC: Pool 1: Tamanho de gravação 102001: Tamanho atual 73078
```

```
ENTALHE 5:Oct 25 04:41:03.286 UTC: Pool 2: Tamanho de gravação 78462: Tamanho atual 181569
```

ENTALHE 5:Oct 25 04:41:03.286 UTC: Pool 3: Tamanho de gravação 57539: Tamanho atual 6160

ENTALHE 5:Oct 25 04:41:03.286 UTC: Pool 4: Tamanho de gravação 22870: Tamanho atual 67

ENTALHE 5:Oct 25 04:41:03.286 UTC: FreeQ IPC: Tamanho de gravação 600: Tamanho atual 600

mostre a controladores filas do tofab:

<snip>

#Qelem LenThresh do Tail da cabeça de Qnum

-----

4 filas livres não IPC:

102001/102001 (buffers specified/carved), 39.1%, tamanho de dados 80 byte

1 13542 13448 73078 262143

78462/ de**78462** (buffers specified/carved), 30.0%, tamanho de dados de byte 608

2 131784 131833 **181569** 262143

57539/57539 (buffers specified/carved), 22.0%, tamanho de dados de byte 1616

3 184620 182591 6160 262143

23538/22870 (buffers specified/carved), 8.74%, tamanho de dados de byte 4592

4 239113 238805 67 262143

<snip>

## Cenário 2:

Congestionamento de tráfego no dispositivo do salto seguinte ou no trajeto dianteiro. Nesta encenação o dispositivo a que o tráfego das alimentações GSR não pode processar na velocidade do GSR e em consequência no dispositivo do salto seguinte está enviando frames de pausa para o GSR que pede o para retardar. Se o controle de fluxo é permitido em cartões GSR PLIM, o roteador honrará os frames de pausa e começá-los-á proteger os pacotes. Eventualmente o roteador será executado fora dos buffers que causam os Mensagens de Erro e as quedas de pacote de informação da sanidade QM. Nós começaremos ver os avisos da QM-sanidade como o buffers de pacotes esgota e cruza o limiar de advertência. Refira a seção de Troubleshooting em como encontrar os pontos iniciais da sanidade QM.

Use as **saídas de interface da mostra na** interface de saída para verificar se o roteador é impactado por esta encenação. A captação abaixo dá um exemplo de uma relação que recebe frames de pausa. O plano de ação será olhar a causa da congestão no dispositivo do salto seguinte.

GigabitEthernet6/2 está acima, protocolo de linha está acima

Sistema ótico Pluggable do fator pequeno está bem

O hardware é gigabitethernet da porta de GigMac 4, endereço é 000b.455d.ee02 (bia 000b.455d.ee02)

Descrição: Laboratório de Cisco Sydney

O endereço do Internet é 219.158.33.86/30

Bytes do MTU 1500, BW 500000 Kbit, usec DLY 10, rely 255/255, carga 154/255

Arpa de encapsulamento, loopback not set

Keepalive ajustado (segundo 10)

O Full-duplex, 1000Mbps, tipo de link é força-acima, tipo de mídia é LX

**o controlo de fluxo da saída está ligada, controlo de fluxo da entrada está ligada**

Tipo ARP: ARPA, arp timeout 04:00:00

A última entrada 00:00:02, output 00:00:02, cair da saída nunca

A última limpeza da "da relação mostra" opõe 7w1d

Estratégia de enfileiramento: detecção adiantada aleatória (WRED)

Fila de saída 0/40, 22713601 gotas; fila de entrada 0/75, 736369 gotas

Kilobits disponíveis da largura de banda 224992/segundo

30 segundos bit da taxa de entrada 309068000/segundo, 49414 pacotes/segundo

30 segundos bit da taxa de emissor 303400000/segundo, 73826 pacotes/segundo

entrada de 143009959974 pacotes, 88976134206186 bytes, 0 sem bufferes

Recebido 7352 transmissões, runts 0, gigantes 0, reguladores de pressão 0

0 erros de entrada, 0 CRC, 0 quadros, 0 passados, 0 ignorado

0 cães de guarda, 7352 Multicast, **entrada de 45 pausas**

saída de 234821393504 pacotes, 119276570730993 bytes, subutilizações de capacidade 0

Transmitido 73201 transmissões

0 erro de saída, 0 colisão, 0 reinicialização de interface

0 cavacos, 0 colisões atrasada, 0 adiado

0 portadores perdidos, 0 nenhuns portador, 0 saídas da pausa

0 falhas de buffer de saída, 0 buffers de saída trocados

### Cenário 3:

Na época da sobreassinatura devido ao ataque deficiente do projeto de rede/tráfego bursts/DOS. O aviso da sanidade QM pode ocorrer se há um conditionwhere que sustentado do tráfego elevado mais tráfego está dirigido no roteador do que o que as placas de linha podem segurar.

Ao rootcause esta verificação as taxas de tráfego em todas as relações no roteador. Isso revelará se alguns dos links de alta velocidade estão congestionando enlaces lentos.

Use da “o comando das saídas de interface mostra”.

## Comandos de solução de problemas

- Para verificar a sanidade atual QM em nível para ver se há um LC Anexe ao LCVá ao modo enableExecute o comando **fabuloso do teste**Recolha a saída do “qm\_sanity\_info”Opção **q** para retirar a linha de comando **fabuloso do teste**Retire do LC
- Para configurar parâmetros da sanidade QM mude ao modo de configuraçãoExecute **<> de advertência do freq do tofab da QM-sanidade do <slot-> do hw-module slot**
- Para permitir/sanidade do desabilitação QM debuga Anexe ao LCVá ao modo enable**Fabcommand de Runttest**Execute o “qm\_sanity\_debug”. Seja executado outra vez e parará debugaOpção **q** à linha a mais exittest do **fabcommand**Retire do LC
- Para verificar as estatísticas do Fabric Interface ASIC GSR mostre a FIA do controlador
- Para verificar as filas do tofab mostre a controladores filas do tofab
- Para verificar o queus do frfab mostre filas do frfab do controlador

### Exemplo:

A saída abaixo é puxada de um roteador de laboratório de trabalho para o demostre que o comando outputs.

FIA do controlador GSR-1-PE-5#show

Configuração de fábrica: largura de banda 10Gbps (2.4Gbps disponível), tela redundante

Agendador mestre: Planificador alternativo do SLOT 17: Slot 16

Época fabuloso nenhuma contagem 0 de 0 paradas

Erros de FIA da tela

-----

gotas 0 da pilha do excesso 0 do redund

paridade de célula 0

Slot 16 0x001F atuais das placas de switch 17 18 19 20

As placas de switch monitoraram os slot 16 0x001F 17 18 19 20

Entalhe: 16 17 18 19 20

Nome: csc0 csc1 sfc0 sfc1 sfc2

-----  
los 0 0 0 0 0

estado fora fora fora fora fora

crc16 0 0 0 0 0

Para erros de FIA da tela

-----  
pres das escumalhas não 0 excessos de uni FIFO 0 do erro 0 do req

req da paridade 0 da concessão multi 0 uni undrflow 0 fifo

req 0 da paridade 0 controle uni

multi req vazio do dst fifo 0 0 erros de handshake 0

paridade de célula 0

GSR-1-PE-5#attach 1

Inscrevendo o console para a placa de interface modular dos TERMAS no entalhe: 1

Datilografe a "saída" para terminar esta sessão

Pressione a retornar para obter começada!

LC-Slot1>en

LC-Slot1#test fabuloso

Programa do console de diagnóstico BFLC

BFLC (? para o [?]da ajuda): qm\_sanity\_debug

A sanidade Debug QM permitiu

BFLC (? para o [qm\_sanity\_debug] da ajuda):

ENTALHE 1:02:54:33: Informação do tofab BMA

ENTALHE 1:02:54:33: O número de FreeQs cinzelou 4



ENTALHE 1:02:54:33: Pool 1: Tamanho de gravação 102001: Tamanho atual 102001

ENTALHE 1:02:54:33: Pool 2: Tamanho de gravação 78462: Tamanho atual 78462

ENTALHE 1:02:54:33: Pool 3: Tamanho de gravação 57539: Tamanho atual 57539

ENTALHE 1:02:54:33: Pool 4: Tamanho de gravação 22870: Tamanho atual 22870

ENTALHE 1:02:54:33: FreeQ IPC: Tamanho de gravação 600: Tamanho atual 600

ENTALHE 1:02:54:33: O número de LOQs permitiu 768

ENTALHE 1:02:54:33: O número de LOQs desabilitou 1280

ENTALHE 1:02:54:33: Informação do tofab BMA

ENTALHE 1:02:54:33: O número de FreeQs cinzelou 4

ENTALHE 1:02:54:33: Pool 1: Tamanho de gravação 102001: Tamanho atual 102001

ENTALHE 1:02:54:33: Pool 2: Tamanho de gravação 78462: Tamanho atual 78462

ENTALHE 1:02:54:33: Pool 3: Tamanho de gravação 57539: Tamanho atual 57539

ENTALHE 1:02:54:33: Pool 4: Tamanho de gravação 22870: Tamanho atual 22870

ENTALHE 1:02:54:33: FreeQ IPC: Tamanho de gravação 600: Tamanho atual 600

ENTALHE 1:02:54:33: O número de LOQs permitiu 768

ENTALHE 1:02:54:33: O número de LOQs desabilitou 1280

A sanidade QM debuga deficiente

BFLC (? para o [qm\_sanity\_debug] da ajuda): qm\_sanity\_info

Aviso do nível da sanidade do tofab QM

Nível da sanidade do frfab QM nenhum

A verificação de sanidade é provocada cada 20 segundos

O Min. protege o ponto inicial na porcentagem 5

BFLC (? para o [qm\_sanity\_info] da ajuda): q

LC-Slot1#exi

Desligamento do slot1.

Duração da conexão: 00:01:09

GSR-1-PE-5#config t

Enter configuration commands, one per line. Finalize com CNTL/Z.

```
Freq de advertência 10 do tofab da QM-sanidade do slot1 GSR-1-PE-5(config)#hw-module  
GSR-1-PE-5(config)#end
```

```
GSR-1-PE-5#attach 1
```

```
02:57:25: %SYS-5-CONFIG_I: Configurado do console pelo console
```

```
GSR-1-PE-5#attach 1
```

Inscrevendo o console para a placa de interface modular dos TERMAS no entalhe: 1

Datilografe a “saída” para terminar esta sessão

Pressione a retornar para obter começada!

```
LC-Slot1>en
```

```
LC-Slot1#test fabuloso
```

Programa do console de diagnóstico BFLC

```
BFLC (? para o [?]da ajuda): qm_sanity_info
```

Aviso do nível da sanidade do tofab QM

Nível da sanidade do frfab QM nenhum

A verificação de sanidade é provocada os segundos cada 10

O Min. protege o ponto inicial na porcentagem 5

```
BFLC (? para o [qm_sanity_info] da ajuda): q
```

```
LC-Slot1#exit
```

Desligamento do slot1.

Duração da conexão: 00:00:27

```
GSR-1-PE-5#execute-on todos mostram a controladores filas do tofab
```

```
===== da placa de linha do ===== (slot 0)
```

Informação de gravação para bufferes do tofab

Tamanho da SDRAM: 268435456 bytes, endereço: E0000000, base de gravação: E0018000

um tamanho de gravação de 268337152 bytes, banco de SDRAM 4, tamanho de página de SDRAM em bytes 16384, 2

tamanho dos dados em buffer máximo 4592 bytes, tamanho mínimo de dados do buffer 80 bytes

262141/262141 de buffers specified/carved

265028848/265028848 de bytes sum buffer sizes specified/carved

#Qelem LenThresh do Tail da cabeça de Qnum

-----

4 filas livres não IPC:

107232/107232 (buffers specified/carved), 40.90%, tamanho de dados 80 byte

601 107832 107232 262143

73232/73232 (buffers specified/carved), 27.93%, tamanho de dados de byte 608

107833 181064 73232 262143

57539/57539 (buffers specified/carved), 21.94%, tamanho de dados de byte 1616

181065 238603 57539 262143

23538/23538 (buffers specified/carved), 8.97%, tamanho de dados de byte 4592

238604 262141 23538 262143

Fila de IPC:

600/600 (buffers specified/carved), 0.22%, tamanho de dados de byte 4112

155 154 600 262143

Fila bruta (alta prioridade):

0 0 0 65535

Fila bruta (prioridade média):

0 0 0 32767

Fila bruta (prioridade baixa):

0 0 0 16383

Filas do tofab:

Limiar de comprimento do Tail da cabeça de Queue# do entalhe Dest

pacotes dos pacotes

=====

0 0 0 0 0 262143

15 2191(hpr) 0 0 0 0

Multicast 2048 0 0 0 262143

2049 0 0 0 262143

===== da placa de linha do ===== (slot1)

Informação de gravação para bufferes do tofab

Tamanho da SDRAM: 268435456 bytes, endereço: 26000000, base de gravação: 26010000

um tamanho de gravação de 268369920 bytes, banco de SDRAM 4, tamanho de página de SDRAM em bytes 32768, 2

tamanho dos dados em buffer máximo 4592 bytes, tamanho mínimo de dados do buffer 80 bytes

262140/261472 de buffers specified/carved

267790176/264701344 de bytes sum buffer sizes specified/carved

#Qelem LenThresh do Tail da cabeça de Qnum

-----

4 filas livres não IPC:

102001/102001 (buffers specified/carved), 39.1%, tamanho de dados 80 byte

1 601 102601 102001 262143

78462/78462 (buffers specified/carved), 30.0%, tamanho de dados de byte 608

2 102602 181063 78462 262143

57539/57539 (buffers specified/carved), 22.0%, tamanho de dados de byte 1616

3 181064 238602 57539 262143

23538/22870 (buffers specified/carved), 8.74%, tamanho de dados de byte 4592

4 238603 261472 22870 262143

Fila de IPC:

600/600 (buffers specified/carved), 0.22%, tamanho de dados de byte 4112

30 85 84 600 262143

Fila bruta (alta prioridade):

27 0 0 0 65368

Fila bruta (prioridade média):

28 0 0 0 32684

Fila bruta (prioridade baixa):

31 0 0 0 16342

Filas do tofab:

Limiar de comprimento do Tail da cabeça de Queue# do entalhe Dest

pacotes dos pacotes

=====

.....

Olá! prioridade

0 2176(hpr) 0 0 0

1 2177(hpr) 0 0 0

2 2178(hpr) 0 0 0

3 2179(hpr) 0 0 0

4 2180(hpr) 553 552 0

5 2181(hpr) 0 0 0

6 2182(hpr) 0 0 0

7 2183(hpr) 0 0 0

8 2184(hpr) 0 0 0

9 2185(hpr) 0 0 0

10 2186(hpr) 0 0 0

11 2187(hpr) 0 0 0

12 2188(hpr) 0 0 0

13 2189(hpr) 0 0 0

14 2190(hpr) 0 0 0

15 2191(hpr) 0 0 0

Transmissão múltipla

2048 0 0 0

2049 0 0 0

2050 0 0 0

2051 0 0 0

2052 0 0 0

2053 0 0 0

2054 0 0 0

2055 0 0 0

===== da placa de linha do ===== (entalhe 3)

Informação de gravação para bufferes do tofab

Tamanho da SDRAM: 268435456 bytes, endereço: E0000000, base de gravação: E0018000

um tamanho de gravação de 268337152 bytes, banco de SDRAM 4, tamanho de página de SDRAM em bytes 16384, 2

tamanho dos dados em buffer máximo 4112 bytes, tamanho mínimo de dados do buffer 80 bytes

262142/262142 de buffers specified/carved

230886224/230886224 de bytes sum buffer sizes specified/carved

#Qelem LenThresh do Tail da cabeça de Qnum

-----

3 filas livres não IPC:

94155/94155 (buffers specified/carved), 35.91%, tamanho de dados 80 byte

601 94755 94155 262143

57539/57539 (buffers specified/carved), 21.94%, tamanho de dados de byte 608

94756 152294 57539 262143

109848/109848 (buffers specified/carved), 41.90%, tamanho de dados de byte 1616

152295 262142 109848 262143

Fila de IPC:

600/600 (buffers specified/carved), 0.22%, tamanho de dados de byte 4112

207 206 600 262143

Fila bruta (alta prioridade):

0 0 0 65535

Fila bruta (prioridade média):

0 0 0 32767

Fila bruta (prioridade baixa):

0 0 0 16383

Filas do tofab:

Limiar de comprimento do Tail da cabeça de Queue# do entalhe Dest

pacotes dos pacotes

=====

0 0 0 0 262143

1 0 0 0 262143

2 0 0 0 262143

3 0 0 0 262143

.....

2049 0 0 0 262143

2050 0 0 0 262143

2051 0 0 0 262143

2052 0 0 0 262143

2053 0 0 0 262143

2054 0 0 0 262143

2055 0 0 0 262143

Filas do frfab do controlador da mostra do entalhe 2 GSR-1-PE-5#execute-on

===== da placa de linha do ===== (Slot2)

Informações de gravação para os buffers de FrFab

Tamanho da SDRAM: 268435456 bytes, endereço: D0000000, base de gravação: D241D100

um tamanho de gravação de 230567680 bytes, banco de SDRAM 4, tamanho de página de SDRAM em bytes 16384, 2

tamanho dos dados em buffer máximo 4592 bytes, tamanho mínimo de dados do buffer 80 bytes

235926/235926 de buffers specified/carved

226853664/226853664 de bytes sum buffer sizes specified/carved

#Qelem LenThresh do Tail da cabeça de Qnum

-----

4 filas livres não IPC:

96484/96484 (buffers specified/carved), 40.89%, tamanho de dados 80 byte

11598 11597 96484 262143

77658/77658 (buffers specified/carved), 32.91%, tamanho de dados de byte 608

103116 103115 77658 262143

40005/40005 (buffers specified/carved), 16.95%, tamanho de dados de byte 1616

178588 178587 40005 262143

21179/21179 (buffers specified/carved), 8.97%, tamanho de dados de byte 4592

214748 235926 21179 262143

Fila de IPC:

600/600 (buffers specified/carved), 0.25%, tamanho de dados de byte 4112

66 65 600 262143

Fila bruta do Multicast:

0 0 0 58981

Fila livre da replicação multicast:

235930 262143 26214 262143

Fila bruta (alta prioridade):

78 77 0 235927

Fila bruta (prioridade média):



11596 11595 0 58981

Fila bruta (prioridade baixa):

0 0 0 23592

Filas de interface:

Limiar de comprimento do Tail da cabeça de Queue# da relação

pacotes dos pacotes

=====

0 0 103107 103106 0 32768

3 178588 178587 0 32768

1 4 103110 103109 0 32768

7 11586 11585 0 32768

2 8 0 0 0 32768

11 0 0 0 32768

3 12 0 0 0 32768

15 0 0 0 32768

GSR-1-PE-5#