

Especificação de design da interface serial de alta velocidade (HSSI)

Data: 12 de abril de 1993

Revisão 3.0

Versão anterior:

Revisão 2.11

16 de março de 1990

Primeira versão: Outubro de 1989

Problema de adendo nº 1: Janeiro de 1991

Copyright© 1989-1993 da Cisco Systems, Inc. e T3plus Networking, Inc.

Aviso

A Cisco Systems, Incorporated e T3plus Networking, Incorporated não faz representação em relação às informações da Especificação e não as garante, mas as fornece de boa fé e ao melhor de seus conhecimentos e habilidade. Sem restringir a generalidade do precedente, a Cisco Systems e a T3plus Networking não fazem representações nem garantias quanto à adequação para uma finalidade específica, nem quanto ao uso das informações no sentido de que ele possa vir a infringir patentes ou outros direitos de qualquer pessoa. O receptor renuncia a qualquer reclamação que possa ter contra a Cisco Systems ou T3plus Networking, referente ao uso que o receptor faça das informações ou dos produtos aqui mencionados.

A permissão é concedida para reproduzir e distribuir esta especificação desde que:

1. Os nomes cisco Systems, Inc. e T3plus Networking, Inc. aparecem como autores,
2. uma cópia desse aviso aparece em todas as cópias,
3. o conteúdo deste documento não é alterado nem modificado.

O conteúdo deste documento não poderá ser alterado ou modificado sem a expressa autorização por escrito da Cisco Systems e da T3plus Networking. Este documento deve servir como uma Especificação de Interface Serial de Alta Velocidade e evoluir para um padrão industrial. Com essa intenção, espera-se que esta especificação possa ser revisada no futuro para refletir requisitos adicionais ou adoção de padrões locais ou internacionais à medida que evoluírem. A Cisco Systems e a T3plus Networking reservam-se o direito de alterar ou modificar esta especificação ou o equipamento a que ela se refere a qualquer momento, sem aviso prévio e sem responsabilidade.

Para receber cópias atualizadas dessa especificação, é aconselhável solicitar a sua adição na lista de distribuição da Especificação HSSI da Cisco Systems ou da T3plus Networking.

Autores conjuntos

John T. Chapman
Engenheiro sênior de projeto de hardware
Cisco Systems, Inc.
Unidade 375 East Tasman
San Jose, CA 95134
jchapman@cisco.com
TEL: (408) 526-7651 FAX: (408) 527-1709

Mitri Halabi
Engenheiro sênior de projeto de hardware
T3plus Networking, Inc.
2840 San Tomas Expressway
Santa Clara, CA 95051
mitri@t3plus.com
TEL: (408) 727-4545 FAX: (408) 727-5151

Introduction

Resumo

Este documento especifica a interface de camada física que existe entre um DTE, como, por exemplo, um roteador de alta velocidade ou dispositivo de dados similar, e um DCE, como o DS3 (44.736 Mbps) ou SONET STS-1 (51,84 Mbps) DSU. As futuras extensões desta especificação podem incluir suporte para taxas até SONET STS-3 (155,52 Mbps).

Este documento é compatível com a Especificação de design HSSI, escrita por John T. Chapman e Mitri Halabi, Revisão 2.11, de 16 de março de 1990 e Edição Adenda nº 1, de 23 de janeiro de 1991.

A HSSI está atualmente a ser ratificada pelo American Standards Institute. A especificação da camada física será EIA/TIA-613 e a especificação da camada elétrica será EIA/TIA-612. Estas especificações deverão estar disponíveis em meados de 1993. A notação foi incluída aqui, onde há diferenças conhecidas entre as duas especificações.

Organização de documentos

- Esta seção, [Introdução](#), apresenta a HSSI e a relaciona com outras especificações.
- A próxima seção, [Termos e Definições](#), fornece as definições usadas no documento.
- A terceira seção, [Electrical Specification](#), define as especificações elétricas, incluindo nomes de sinais, definições, características, operação e temporização.
- A Seção quatro, [Physical Specification](#), descreve as propriedades físicas incluindo tipos de conectores, tipos de cabos e atribuições de pinos.
- O apêndice A, [Diagramas de cronometragem](#), relaciona graficamente as relações de temporização.
- O Apêndice B, [Convenções de Circuitos Diferenciais](#), define graficamente convenções de polaridade.
- O apêndice C, [Noise Immunity](#), contém uma análise detalhada da imunidade ao ruído ECL.

Comparação com padrões existentes

Com relação à série de padrões ANSI/EIA, EIA-232-D, EIA-422-A, EIA-423-A, EIA-449 e EIA-530, esta especificação é distinta na medida em que:

- suporta taxas de bits seriais até 52 Mbps
- usa níveis de transmissão ECL (Emitter Handled Logic)
- permite que os sinais de cronometragem tenham gaps, isto é, sejam descontínuos
- usa um protocolo de sinal de controle simplificado
- usa um protocolo de sinal de loopback mais detalhado
- usa um conector diferente

Termos e definições

Essa especificação atende às seguintes definições:

Loopback Analógico

Um loopback em ambas as direções associado ao lado da linha de um equipamento DCE.

Asserção

O (+side) de um dado sinal estará em potencial Voh enquanto o (-side) do mesmo sinal estará em potencial Vol. (referência: a seção [Especificação Elétrica](#) e o [apêndice B: seção Convenções de Circuito Diferencial](#)).

Desasserção

O (lado+) de um determinado sinal estará em no possível Vol enquanto o (lado-) do mesmo sinal estará no possível Voh.

Canal de comunicações de dados

O meio de transmissão e o equipamento de interferência envolvido na transferência de informações entre DCEs. Nesta especificação, supõe-se que o canal de comunicação de dados seja full duplex.

DCE: Equipamento de comunicação de dados

Os dispositivos e as conexões de uma rede de comunicação que conecta o canal de comunicação de dados ao dispositivo final (DTE). Isso será usado para descrever o CSU/DSU.

Loopback digital

Um loopback em ambas as direções associado à porta DTE de um equipamento DCE.

DS3: Sinal digital nível 3

Também conhecido como T3. Equivalente em largura de banda a 28 T1's. A taxa de bit é 44.736 Mbps. DSU: Data Service Unit (Unidade de Serviço de Dados). Fornece ao DTE acesso a recursos de telecomunicações digitais.

DTE: Equipamento do terminal de dados

A parte de uma estação de dados que serve como origem, destino ou ambos de dados e que fornece função de controle de comunicação de dados de acordo com os protocolos. Isso será usado para descrever um roteador ou dispositivo semelhante.

Relógio com falhas

Um fluxo de relógio em uma taxa de bits nominal que pode estar faltando pulsos de clock em intervalos arbitrários para comprimentos arbitrários de tempo.

OC-N

O sinal óptico resultante de uma conversão óptica de um sinal STS-N.

SONET: Rede óptica síncrona Trabalho

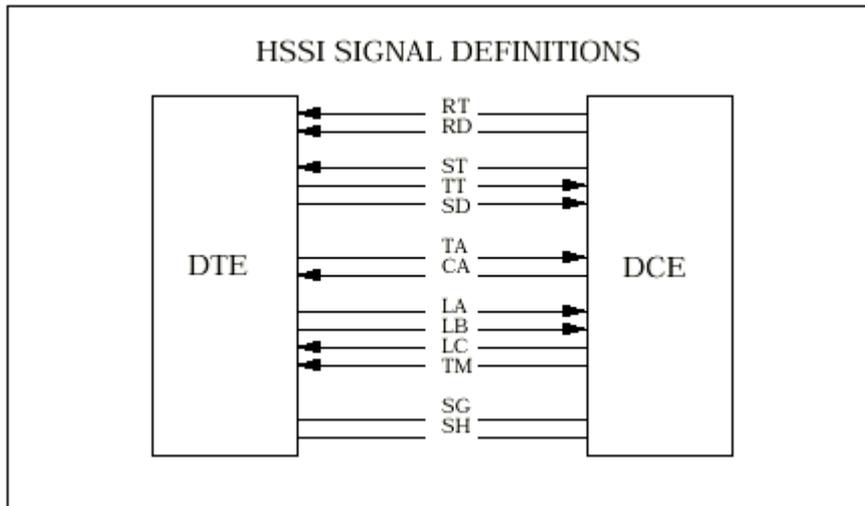
Padrão ANSI/CCITT para padronização do uso de sistemas de comunicação óptica.

STS-N: Nível n do sinal de transporte síncrono n, em que n = 1,3,9,12,18,24,36,48

O STS-1 é o sinal lógico básico para o SONET com uma taxa de 51,84 Mbps. STS-N são

obtidos por sinais N STS-1 de intercalação de byte juntamente com uma taxa de N vezes 51,84 Mbps.

Especificação elétrica



Definições de sinal

RT: Tempo de recebimento *do DCE*

RT é um relógio gapped com uma taxa de bits máxima de 52 Mbps e fornece informações sobre cronometragem do elemento de sinal a RD.

RD: Receber dados *do DCE*

Os sinais de dados gerados pelo DCE, em resposta aos sinais de linha do canal de dados recebidos de uma estação de dados remota, são transferidos nesse circuito para o DTE. O RD está sincronizado com o RT.

ST: Enviar cronometragem *do DCE*

ST é um relógio com gaps com uma taxa de bits máxima de 52 Mbps e fornece informações sobre cronometragem do elemento de sinal de transmissão ao DTE.

TT: Temporização do terminal *para DCE*

O TT fornece informações sobre cronometragem do elemento de sinal de transmissão ao DCE. TT é o sinal ST ecoado para o DCE pelo DTE. Apenas o DTE deve colocar o TT em buffer; o TT não deve estar bloqueado com nenhum outro sinal.

SD: Enviar dados *para DCE*

Os sinais de dados originados pelo DTE, para serem transmitidos pelo canal de dados a uma estação de dados distante. O SD está sincronizado com o TT.

TA: equipamento terminal de dados disponível *para DCE*

O TA será declarado pelo DTE, independentemente do CA, quando o DTE estiver preparado tanto para enviar quanto para receber dados de e para o DCE. A transmissão de dados válida não deve começar até que a CA também tenha sido afirmada pelo DCE. Se o canal de comunicação de dados exigir um padrão de dados de manutenção de atividade quando o DTE for

desconectado, o DCE deverá fornecer esse padrão enquanto o TA for desafirmado.

CA: equipamento de comunicação de dados disponível *do DCE*

A CA será afirmada pelo DCE, independentemente do TA, quando o DCE estiver preparado para enviar e receber dados de e para o DTE. Indica que o DCE obteve um canal de comunicação de dados válido. A transmissão de dados não deve começar até que o TA também tenha sido declarado pelo DTE.

Como o canal de comunicação de dados não é válido a menos que o TA e a CA sejam afirmados, então pode ser uma boa prática de implementação transferir o fluxo de dados de entrada com o TA e a CA no DTE e no DCE.

Também deve ser reconhecido que quando CA é desafirmado pelo DCE, o DCE está em um estado desconhecido e que os relógios ST e RT podem estar ausentes e não podem ser considerados como válidos pelo DTE.

LA: Circuito de loopback A *para DCE*

LB: Circuito de loopback B *para DCE*

LA e LB são afirmados pelo DTE para fazer com que o DCE e seu canal de comunicação de dados associado forneçam um dos três modos de loopback de diagnóstico. Especificamente, LB = 0, LA = 0: no loopback LB = 1, LA = 1: LB de loopback DTE local = 0, LA = 1: loopback de linha local LB = 1, LA = 0: loopback de linha remota

Um 1 representa a asserção e um 0 representa a asserção. Todos os loopbacks são loopbacks de payload. Portanto, se o fluxo de dados HSSI for multiplexado em apenas uma parte do canal de comunicação de dados, então, no mínimo, apenas essa parte do canal de comunicação de dados precisará ter loopback.

Um loopback DTE (?digital?) local ocorre na porta DTE do DCE e é usado para testar o link entre o DTE e o DCE. Um loopback de linha local (?analógico?) ocorre na porta lateral da linha do DCE e é usado para testar a funcionalidade do DCE. Um loopback de linha remota (?analógico?) ocorre na porta de linha do DCE remoto e é usado para testar a funcionalidade do canal de comunicação de dados. Há três loopbacks iniciados nessa seqüência. O DCE remoto é testado pelo comando remoto dos loopbacks locais. Observe que LA e LB são superconjuntos diretos dos sinais EIA LL (Loopback Local) e RL (Loopback Remoto).

O DCE local continua a reforçar CA durante todos os três modos de circuito de retorno. Se o DCE local não for capaz de suportar um modo de loopback específico, ele poderá optar por desfazer a CA enquanto LA ou LB forem afirmados pelo DTE, o DCE remoto desafirmará a CA quando o loopback remoto estiver em vigor. Se o DCE remoto puder detectar um loopback local no DCE local, então o DCE remoto desgarante sua CA; caso contrário, o DCE remoto confirmará sua CA quando houver um loopback local no DCE local.

O DCE implementa o loopback apenas para o DTE de comando. Os dados recebidos do canal de comunicações de dados são ignorados. O envio de dados para o canal de comunicação de dados é preenchido com o fluxo de dados de envio dos DTEs comandantes ou com um padrão de dados de manutenção de atividade, dependendo dos requisitos específicos do canal de comunicação de dados.

Não há sinal explícito de status do hardware para indicar que o DCE entrou no modo de loopback. O DTE espera um tempo apropriado após a asserção de LA e LB antes de considerar o loopback válido. O tempo apropriado depende do aplicativo e não faz parte desta especificação.

O modo de loopback aplica-se aos sinais de cronometragem e de dados. Por isso, no enlace DTE-DCE, o mesmo sinal de cronometragem poderia atravessar o enlace três vezes, primeiro como o ST, em seguida como o TT e finalmente como o RT.

LC : Circuito de loopback C *do DCE*

LC é um sinal de solicitação de loopback opcional do DCE para o DTE, para solicitar que o DTE forneça um caminho de loopback para o DCE. Mais especificamente, o DTE definiria $TT=RT$ e $SD=RD$. ST não seria usado e não poderia ser usado como uma fonte de relógio válida nessas circunstâncias.

Isso permitiria que os diagnósticos de gerenciamento de rede DCE/DSU testassem a interface DCE/DTE independentemente do DTE. Segue a filosofia HSSI de que tanto o DCE quanto o DTE são correspondentes independentes inteligentes e de que o DCE é capaz de manter o próprio canal de comunicação de dados e ser responsável por ele.

Caso o DTE e o DCE tenham afirmado solicitações de loopback, o DTE terá preferência.

Observe que o LC é opcional e não foi incluído no padrão ANSI.

TM: Modo de teste *do DCE*

O modo de teste é confirmado pelo DCE quando está em um modo de teste causado por loopbacks locais ou remotos. Este sinal é opcional. A TM foi adicionada pela ANSI e não fazia parte da especificação HSSI original.

SG: Sinal terra

O SG é conectado a terra de circuito em ambas as extremidades. O SG garante que os níveis de sinal de transmissão permaneçam dentro do intervalo de entrada no modo comum dos receptores.

SH: Direção da blindagem

O protetor encapsula o cabo para propósitos de EMI e não está implicitamente planejado para transportar correntes de retorno de sinal. A blindagem é conectada diretamente ao aterramento do quadro DTE e pode escolher uma das duas opções no aterramento do quadro DCE.

A primeira opção é conectar o protetor diretamente à base da estrutura DCE.

A segunda opção é conectar a blindagem ao enquadramento DCE por meio de uma combinação paralela de um capacitor cerâmico monolítico de 470 ohm, +/-10%, 1/2 wattresistor, 0,1 uF, +/-10%, 50 volts e 0,01 uF, +/- 10%, 50 volt capacitor de cerâmica monolítica.

A rede R-C-C deve estar localizada o mais perto possível da junção blindagem/chassi. Como a blindagem é terminada diretamente nos chassis DTE e DCE, a blindagem não recebe uma atribuição de pinos dentro do conector. A continuidade de blindagem entre os cabos de conexão é mantida pelo invólucro do conector.

Na prática, a primeira opção é normalmente usada.

Características elétricas

Todos os sinais são balanceados, diferenciados e recebidos em níveis padrão de ECL. A tensão de alimentação negativa de ECL, Vee, pode ser -5.2 Vdc +/- 10% ou -5.0 Vdc +/- 10% em

qualquer uma das extremidades. Tempos de elevação e tempos de queda são medidos em níveis de limite de 20% a 80%. As características elétricas do transmissor e receptor HSSI são fornecidas na tabela do receptor HSSI e na tabela do transmissor HSSI, ambas apresentadas abaixo.

HSSI RECEIVER	
Receiver Type	ECL 10KH differential line receiver (MC10H115, MC10H116, MC10H125, or equivalent)
Maximum Signal Level	1.0 volts peak-to-peak differential
Minimum Signal Level	150 mvolts peak-to-peak differential
Common Mode Range	-2.85 volts dc to -0.8 volts dc (-0.5 volts max)
Differential Termination	110 ohms (carbon composition)
Common Mode Termination	750 ohms common-mode (optional)
Values apply over a temperature range of 0 to 75 degrees Celcius, and have been adjusted for the broader Vee range	

HSSI TRANSMITTER				
Driver Type	ECL 10KH with differential outputs (MC10H109, MC10H124, or equivalent)			
Signal Levels	minimum	typical	maximum	units
Voh:	-1.02	-0.90	-0.73	Vdc
Vol:	-1.96	-1.75	-1.59	Vdc
Vdiff:	0.59	0.85	1.21	Vdc
Trise:	0.50	-	2.30	ns
Tfall:	0.50	-	2.30	ns
Transmission Rate	52 Mbps maximum			
Signal Type	electrically balanced with Non Return to Zero encoding			
Termination	330 ohms low inductance resistors from each side to Vee			
Values apply over a temperature range of 0 to 75 degrees Celcius, and have been adjusted for the broader Vee range				

Além das características elétricas ECL de 10 KH listadas nesta especificação, a interoperação com ECL de 100 K também é possível e será permitida na especificação ANSI.

Falha na operação segura

Caso o cabo de interface não esteja presente, os receptores ECL diferenciais devem estar padronizados para um estado conhecido. Para garantir isso, é necessário usar o 10H115 ou 10H116 para adicionar um resistor pull-up de 1,5 kohm, 1% ao lado (-side) do receptor e um resistor pull-down de 1,5 kohm, 1% ao lado (+side) do receptor.

Isso permite que o mínimo de 150 mvolts apropriado seja desenvolvido nos resistores de 110 ohm e criará uma terminação longitudinal de 750 ohms. O estado padrão de todos os sinais de interface é deasserted.

Não é necessário usar resistores externos ao usar o 10H125, pois ele tem uma rede de polarização interna que forçará um estado de saída baixo quando as entradas forem deixadas flutuando.

A interface não deve estar danificada por uma conexão de circuito aberto ou de curto-circuito em qualquer combinação de pinos.

Cronometragem

A cronometragem de origem é definida como ondas de cronometragem geradas em um transmissor. O tempo de destino é definido como formas de onda de temporização incidentes em um receptor. Larguras de pulso são medidas entre 50% de pontos da amplitude final de pulso. A margem principal do pulso de sincronização deve ser definida como limite entre a negação e a asserção. A borda precedente do pulso de sincronização deve ser definida como o limite entre asserção e negação.

O link HSSI, do ponto de vista de especificação e implementação, deve ser considerado como um link Flip-Flop ECL para Flip-Flop. À medida que os dados saem da porta HSSI, eles devem ser retemporizados para fora de um flip de ECL e diretamente para o driver de linha. No receptor, depois de passar pelo receptor de linha, os dados devem ser imediatamente retemporizados novamente em um flip flop ECL. Os sinais de controle não exigem o uso de flip-flop.

A largura mínima do pulso de sincronização de origem positivo de RT, TT e ST deve ser de 7,7 ns. Isto permite uma tolerância de ciclo de serviço de origem de +/- 10%. Este valor é obtido de:

$$10\% = \frac{(9.61\text{ns} - 7.7\text{ns})}{19.23\text{ns}} \times 100\%$$

where:

$$19.23 \text{ ns} = 1 / (52 \text{ Mbps})$$

$$9.61 \text{ ns} = 19.23 \text{ ns} * 1/2 \text{ cycle}$$

Os dados mudarão para seu novo estado dentro de +/- 3 ns da borda dianteira do pulso de temporização da origem.

A largura mínima do pulso de sincronização de destino positivo de RT, TT e ST deve ser de 6,7 ns. Os dados mudarão para seu novo estado dentro de +/- 5 ns da borda dianteira do pulso de temporização de destino. Esses números permitem elementos de distorção de transmissão de 1.0 ns de distorção de largura de pulso e 2.0 ns de desvio entre tempo e dados. Isso deixa 1,7 ns para o tempo de configuração do receptor.

Os dados serão considerados válidos na ponta da trilha. Então, os transmissores cronometram os dados na borda precedente, e os receptores cronometram dados na borda posterior. Isso permite uma janela de aceitação para erro de desvio de dados do relógio.

O atraso da porta ST para a porta TT dentro do DTE deve ser inferior a 50 ns. O DCE deve ser capaz de tolerar um retardo de pelo menos 200 ns entre a porta ST e a porta TT. Isso permite um retardo de 150 ns para 15 metros de cabo (retardo de round trip)

Para facilitar várias implementações de multiplexador de bit/byte/frame DCE, o RT e o ST podem ser isolados para permitir a exclusão de pulsos de enquadramento e para permitir a limitação de largura de banda do HSSI.

O intervalo descontínuo máximo não foi especificado. No entanto, espera-se que as fontes de relógio ST e RT sejam geralmente contínuas quando a TA e a CA forem afirmadas. Um intervalo de oscilação é medido como a quantidade de tempo entre duas bordas consecutivas do relógio do mesmo declive.

A taxa de transferência de dados instantânea nunca deve exceder 52 Mbps.

A definição de dados válidos depende do aplicativo e não está sujeita ao aplicativo. É consistente com HSSI sendo uma especificação da camada 1 e, portanto, não tem conhecimento da validade dos dados.

CA e TA são assíncronos um do outro. Após a asserção de CA, os sinais ST, RT e RD não serão considerados válidos por pelo menos 40 ns. Na declaração de TA, os sinais TT e SD não serão considerados válidos por pelo menos 40 ns. Isso é planejado para permitir o tempo de configuração suficiente para a finalização de recebimento.

O TA não deve ser confirmado até pelo menos um pulso do relógio, depois que o último bit de dados no SD tiver sido transmitido. Isso não se aplica a CA, pois os dados são transparentes para DCE.

Especificação física

O cabo que conecta o DCE e o DTE consiste em 25 pares trançados com um protetor total de folha metálica/trance. Os dois conectores do cabo são machos. O DTE e o DCE possuem receptáculos fêmea. As dimensões são dadas em metros (m) e pés (pés).

Observe que, embora o cabo HSSI use o mesmo conector da especificação SCSI-2, as impedâncias de cabo dos cabos HSSI e SCSI-2 são diferentes. Os cabos SCSI-2 podem ter até 70 ohms, enquanto os cabos HSSI são especificados a 110 ohms. Como resultado, os cabos feitos de acordo com as especificações SCSI-2 podem não funcionar corretamente com o HSSI. As incompatibilidades serão mais evidentes com os comprimentos mais longos dos cabos.

O cabo é completamente descrito na tabela de Especificação Elétrica de Cabo HSSI, na tabela de Especificação Física de Cabo HSSI e na tabela de Pinagem de Conector HSSI, todos apresentados abaixo.

HSSI CABLE ELECTRICAL SPECIFICATION			
length:	nominal: maximum:	2 m 15 m	6 ft 50 ft
maximum DCR at 20 C:		23 ohms/km	70ohms/1000ft
differential impedance at 50 MHz: (95% or more pairs) nominal: maximum:		110 ohms 110 ohms	(+/- 11 ohms) (+/- 15 ohms)
signal attenuation at 50 MHz:		0.28 dB/m	0.085 dB/ft
propagation delay, maximum: (65% of c) delta:		5.18 ns/m 0.13 ns/m	1.58 ns/ft 0.04 ns/ft
mutual capacitance within pair, minimum: (95% or more pairs) nominal: maximum:		34 pF/m 41 pF/m 48 pF/m	10.5 pF/ft 12.5 pF/ft (+/- 10%) 15.0 pF/ft
capacitance, pair to shield, maximum: delta:		78 pF/m 2.6 pF/m	24 pF/ft 0.8 pF/ft

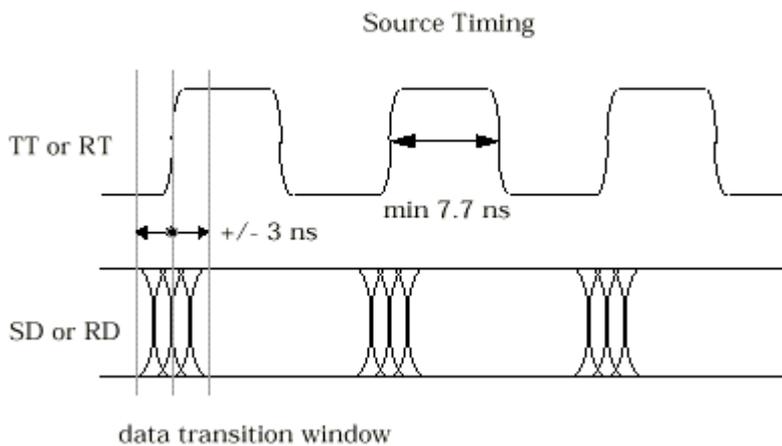
HSSI CABLE PHYSICAL SPECIFICATION	
cable type:	multi-conductor cable, consisting of 25 twisted pairs cabled together with an overall double shield and PVC jacket
gauge:	28 AWG, 7 strands of 36 AWG, tinned annealed copper, nominal 0.015 in. diameter
insulation:	polyethylene or polypropylene; 0.24 mm, .0095 in. nominal wall thickness; 0.86 mm +/- 0.025 mm, .034 in. +/- 0.001 in. outside diameter
foil shield:	0.051 mm, 0.002 in. nominal aluminum/polyester/aluminum laminated tape spiral wrapped around the cable core with a 25% minimum overlap
braid shield:	braided 36 AWG, tinned plated copper in accordance with 80% minimum coverage
jacket:	75 degrees C flexible polyvinylchloride
jacket wall:	0.51 mm, 0.020 in. minimum thickness
dielectric strength:	1000 VAC for 1 minute
outside diameter:	10.41 mm +/- 0.18 mm, 0.405 in. +/- 0.015 in.
agency compliance:	CL2, UL Subject 13, NEC 725-51(c) + 53(e)
manufacturer p/n:	QUINTEC (Madison Cable 4084) ICONTEC RTF-40-25P-2 (Berktek, C&M) or equivalent
connector, plug type:	2 row, 50 pin, shielded tab connectors AMP plug part number 749111-4 or equivalent AMP shell part number 749193-2 or equivalent
connector, receptacle type:	2 row, 50 pin, receptical header with rails and latch blocks. AMP part number 749075-5, 749903-5 or equivalent

HSSI CONNECTOR PINOUT

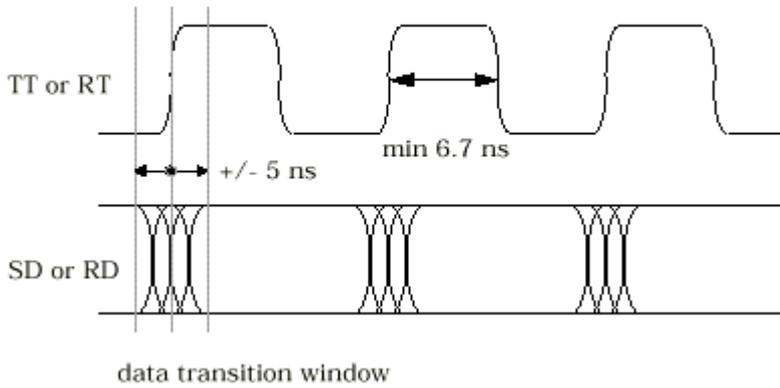
Signal Name		Direction DTE - DCE	Pin # (+side)	Pin # (-side)
SG	Signal Ground	---	1	26
RT	Receive Timing	<--	2	27
CA	DCE Available	<--	3	28
RD	Receive Data	<--	4	29
LC	Loopback circuit C	<--	5	30
ST	Send Timing	<--	6	31
SG	Signal Ground	---	7	32
TA	DTE Available	-->	8	33
TT	Terminal Timing	-->	9	34
LA	Loopback circuit A	-->	10	35
SD	Send Data	-->	11	36
LB	Loopback circuit B	-->	12	37
SG	Signal Ground	---	13	38
	5 ancillary to DCE (reserved)	-->	14 - 18	39 - 43
SG	Signal Ground	---	19	44
	4 ancillary from DCE (reserved)	<--	20 - 23	45 - 48
TM	Test Mode	<--	24	49

Pin pairs 5&30, 14&30 to 18&43, and 20&45 to 23&48 are reserved for future use. To allow future backward compatibility, no signals or receivers of any kind should be connected to these pins.

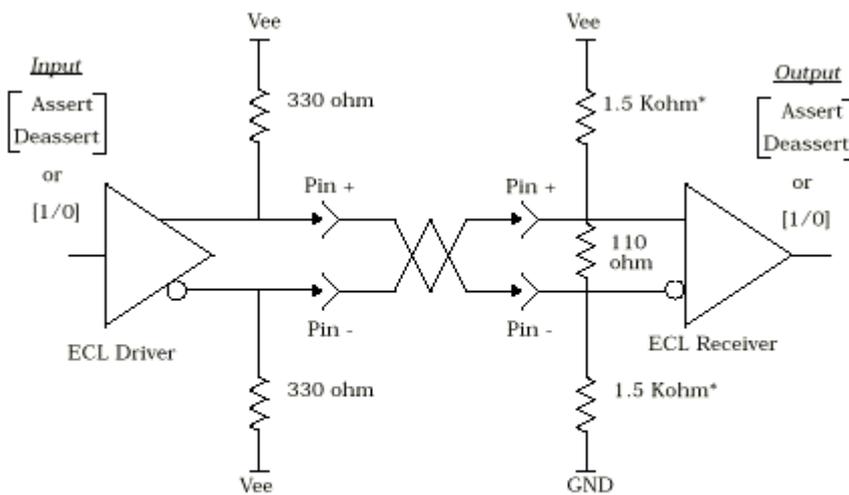
Apêndice A: Diagramas de cronometragem



Destination Timing



Apêndice B: Convenções de circuito diferencial



* optional

Apêndice C: Imunidade ao ruído

Este apêndice calcula a imunidade a ruído dessa interface. Os 150 mvolts normais especificados de imunidade a ruído para 10KH ECL não são aplicáveis aqui porque as entradas diferenciais não utilizam Vbb de polarização de ECL interno.

As margens de ruído do modo comum (NMcm) e do modo diferencial (NMdiff) para os receptores de linha diferencial 10H115 e 10H116 são:

-
-

$$NM_{cm+} = V_{cm_max} - V_{oh_max}$$

$$= -0.50 \text{ Vdc} - (-0.81 \text{ Vdc})$$

$$= 310 \text{ mVdc}$$

$$\begin{aligned}
\text{NMcm-} &= \text{Vol_min} - \text{Vcm_min} \\
&= -1.95 \text{ Vdc} - (-2.85 \text{ Vdc}) \\
&= 900 \text{ mVdc}
\end{aligned}$$

$$\begin{aligned}
\text{NMdiff} &= \text{Vod_min} * \text{length} \\
&\quad * \text{attenuation/length} \\
&\quad - \text{Vid_min} \\
&= 590 \text{ mv} \\
&\quad / [10^{((50 \text{ ft} * .085 \text{ dB/ft})/20)}] \\
&\quad - 150 \text{ mv} \\
&= 361 \text{ mv}
\end{aligned}$$

$$\begin{aligned}
\text{in dB:} \\
&= 20 \log [(361+150)/150] \\
&= 10.6 \text{ dB}
\end{aligned}$$

•

As voltagens estão a 25 graus Celsius. Vcm_max foi escolhido para ser 100 mv abaixo do ponto de saturação Vih = -0,4 volts.

O receptor diferencial 10H125 tem uma alimentação de +5 Vdc e pode lidar com uma maior excursão positiva em sua entrada. O desempenho da margem de ruído do 10H125 é:

•
•

$$\begin{aligned}
\text{NMcm+} &= \text{Vcm_max} - \text{Voh_max} \\
&= 1.19 \text{ Vdc} - (-0.81 \text{ Vdc}) \\
&= 2000 \text{ mVdc}
\end{aligned}$$

•

NMcm- e NMdiff são os mesmos para todas as partes. Para permitir o uso de todos os receptores, o pior caso de ruído de modo comum no receptor deve estar limitado a 310 mvdc.

Interprete a faixa de modo comum, Vcm_max para Vcm_min, como a faixa máxima de voltagens absolutas que pode ser aplicada à entrada do receptor, independente da tensão diferencial aplicada. A faixa de tensão de sinal, Voh_max to Vol_min, representa a faixa máxima de tensões absolutas que o transmissor produzirá. A diferença entre essas duas faixas representa as margens comuns de ruído de modo, NMcm+ e NMcm-, em que NMcm+ é a excursão máxima para ruído de modo comum de adição, e NMcm- é a excursão máxima para o ruído de modo comum de subtração.

Com cinco aterramentos de par trançado de 50 pés, a quantidade de corrente de loop de aterramento necessária para usar a margem de ruído do modo comum é:

-
-

$$\begin{aligned} I_{\text{ground}} &= NM_{\text{cm}}+ \\ & / (\text{cable_resistance}/5 \text{ pairs}) \\ & = (310 \text{ mVdc}) \\ & / (70 \text{ mohms/foot} \\ & \times 50 \text{ feet} / 10 \text{ wires}) \\ & = 0.9 \text{ amps dc} \end{aligned}$$

-

Este valor de corrente nunca deveria estar presente sob condições normais de operação.

O ruído do modo comum terá um efeito negligenciável na margem de ruído diferencial, V_{df_app} . Em vez disso, o V_{df_app} seria afetado pelo ruído sendo introduzido por um lado dos trilhos de energia no transmissor. O ECL V_{cc} tem uma taxa de rejeição da fonte de alimentação (PSRR) de 0 dB, enquanto o ECL V_{ee} tem um PSRR na ordem de 38 dB. Portanto, para reduzir o ruído diferencial, V_{cc} é aterrado e V_{ee} é conectado a uma fonte de alimentação negativa.