

Cisco 12000 シリーズ インターネット ルータのアーキテクチャ：ラインカード設計

内容

[概要](#)

[前提条件](#)

[要件](#)

[使用するコンポーネント](#)

[表記法](#)

[基本的な主要動作](#)

[パスの決定](#)

[シスコ エクスプレス フォワーディング](#)

[ライン カードのアーキテクチャ](#)

[コア ライン カード](#)

[エッジ ライン カード](#)

[チャネライズド エッジ ライン カード](#)

[非同期転送モード \(ATM\) ライン カード](#)

[イーサネット ラインカード](#)

[Dynamic Packet Transport \(DPT; ダイナミック パケット トランスポート\) ライン カード](#)

[販売終了 \(EOS\) のライン カード](#)

[ライン カードのインストール](#)

[関連情報](#)

概要

この文書では、Cisco 12000 シリーズ インターネット ルータのラインカード設計の概要を説明します。

前提条件

要件

このドキュメントに特有の要件はありません。

使用するコンポーネント

このドキュメントの情報は、次のハードウェアに基づいています。

- Cisco 12000 シリーズ インターネット ルータ

このドキュメントの情報は、特定のラボ環境にあるデバイスに基づいて作成されました。このド

キュメントで使用するすべてのデバイスは、初期（デフォルト）設定の状態から起動しています。対象のネットワークが実稼働中である場合には、どのようなコマンドについても、その潜在的な影響について確実に理解しておく必要があります。

表記法

ドキュメント表記の詳細は、『[シスコ テクニカル ティップスの表記法](#)』を参照してください。

基本的な主要動作

Cisco 12000 シリーズ インターネット ルータでは、すべてのラインカード (LC) で Cisco IOS[®] ソフトウェア イメージが独立して動作し、LC ですべてのスイッチング処理が行われるような、本当の意味での分散アーキテクチャが実現されています。Cisco Express Forwarding スwitching が唯一のスイッチングパスです。7500 シリーズなどの他のプラットフォームで提供されているファースト スwitching や最適スイッチングなどの他のパスは存在しません。各プラットフォームで使用できる非分散型スイッチングパスの概要については、『[ネットワークに最適なルータ スwitching パスの選択方法](#)』を参照してください。

パケットの転送機能は、各ラインカードによって実行されます。ギガビット ルート プロセッサ (GRP) で計算された転送テーブルのコピーは、システムの各ラインカードに配布されます。各ラインカードは、転送テーブルのローカル コピーで受信された各データグラムの宛先アドレスを個別にルックアップし、データグラムは宛先のラインカードに、クロスバー スwitch ファブリックでスイッチングされます。LC の基本機能は、IP/マルチプロトコル ラベル スwitching (MPLS) の転送、ping 応答およびパケット フラグメンテーションです。

ラインカードでは次の処理が行われます。

- [先入れ先出し \(FIFO\) や Modified Deficit Round Robin \(MDRR; 欠陥修正ラウンドロビン\) などのキューイング](#)
- 輻輳制御 - [Weighted Random Early Detection \(WRED; 重み付けランダム早期検出\)](#)
- [アクセス リスト \(ACL\) や専用アクセス レート \(CAR\) などの他の機能](#)
- [NetFlow や Cisco Express Forwarding の アカウンティングなどの統計情報](#)

ラインカードのアーキテクチャに進む前に、Cisco 12000 固有の動作を理解することが重要です。動作は次のカテゴリに分類できます。

- パスの決定
- シスコ エクスプレス フォワーディング
- 輻輳管理などの Quality of Service (QoS)

パスの決定

Cisco 12000 のパス決定処理には次のアクティビティが含まれます。

- Enhanced Interior Gateway Routing Protocol (EIGRP)、Intermediate System-to-Intermediate System (IS-IS)、Open Shortest Path First (OSPF) などの内部ルーティング プロトコルの処理
- Border Gateway Protocol (BGP) などの外部ゲートウェイ プロトコルの処理
- ルーティング アップデートの発行と応答
- ルーティング テーブルの作成と維持

- 再帰ルートの解決
- 転送テーブルへのアップデートの送信

12000 が IP データグラムを転送する前に、GRP がローカル ルーティング テーブルを構築する必要があります。このルーティング テーブルには、着信 IP パケットのネクストホップ情報が含まれています。

GRP では、Enhanced Interior Gateway Routing Protocol (EIGRP)、Intermediate System-to-Intermediate System (IS-IS)、Open Shortest Path First (OSPF)、Border Gateway Protocol (BGP) などの内部ルーティング プロトコルが処理されて、ルーティング テーブルの作成と保守が行われます。

このテーブルには、IP パケットの転送に必要なすべてのルートのエントリとメトリック (パス長など) が含まれています。また、内部プロトコルと BGP などの外部ゲートウェイプロトコルの両方がサポートされている場合に発生する、すべての再帰ルートを GRP が計算します。GRP とラインカードでは、distributed Cisco Express Forwarding (dCEF) という新しい分散型のスイッチング方式が使用されます。この分散型スイッチング方式を使用して、事前計算された再帰ルート情報を含むパケット転送が各ラインカードに対して送信されます。

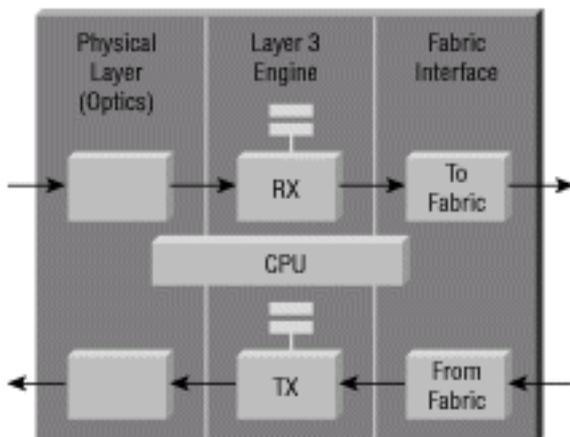
シスコ エクスプレス フォワーディング

Cisco Express Forwarding の詳細については、『[Cisco 12000 シリーズ インターネット ルータ : Cisco Express Forwarding について](#)』を参照してください。

ライン カードのアーキテクチャ

ラインカードには、エンジン タイプに基いてさまざまなアーキテクチャがあります。次の図は、すべての LC に共通な一般的なダイアグラムを示しています。

ライン カード ダイアグラム



各 LC は次の 3 つの主要なセクションに分割できます。

- 物理層インターフェイス モジュール (PLIM) - これは物理的な接続を終端するハードウェア モジュールです (メディア依存のため、非同期転送モード (ATM)、Packet-over-SONET (POS)、およびファスト イーサネットです)
- L3 スイッチング エンジン - このフォワーディング エンジンには、宛先 LC へのスイッチング ファブリックを介した伝送用パケットを実際に準備します。これは L3 ルックアップ、書き換え、バッファリング、輻輳制御およびすべての L3、QoS 機能を実行します。パケット転送工

ンジンには 5 つのタイプがあり、エンジン 0、1、2、3 および 4 と呼びます。本ドキュメント作成時点で、ラインカードは、次の表で示すパケット フォワーディング エンジンのタイプに分類されます。

- ファブリック インターフェイス - ファブリック インターフェイス ASIC (FIA) は、宛先 LC へのスイッチング ファブリックを介した伝送用パケットを準備します。これはファブリック許可要求、ファブリック キューイング、スロットごとのマルチキャスト レプリケーションなどを処理します。

Cisco 12000 シリーズでは、コア、エッジ、チャネライズド エッジ、Asynchronous Transfer Mode (ATM; 非同期転送モード)、イーサネット、Dynamic Packet Transport (DPT; ダイナミックパケット トランスポート)、さらに、販売が終了したラインカードを含む豊富なラインカード群が使用できます。これらのラインカードでは、Cisco 12000 シリーズの分散システム アーキテクチャを利用した、ハイ パフォーマンス処理、優先パケット配送とサービスの保証、および透過的な Online Insertion and Removal (OIR; ホットスワップ) が実現されています。次の表に、2001 年 12 月現在でリリースされているラインカードとそれに対応するエンジン タイプを示します。

コア ラインカード

ライン カード名	[Engine]	サポートされるシャーシ	IOS リリース	リソース
1-Port OC-48 POS ISE 1 ポート OC-48c/STM-16c POS/SDH ISE ラインカード	Engine 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0(21)S 12.0(21)ST	データシート
1-Port OC-48 POS 1 ポート OC-48c/STM-16c POS/SDH ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
4-Port OC-48 POS 4 ポート OC-48c/STM-16c POS/SDH ラインカード	エンジン 4	10G シャーシのみ	12.0(15)S 12.0(17)ST	データシート
1-Port OC-192 POS 1 ポート OC-192c/STM-64c POS/SDH ラインカード	エンジン 4	10G シャーシのみ	12.0(15)S 12.0(17)ST	データシート

エッジ ラインカード

ライン カード名	[Engine]	サポートされるシャーシ	IOS リリース	リソース
6-Port DS3 6 ポート DS3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(データシート

			11)ST	
12-Port DS3 12ポート DS3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
6-Port E3 6ポート E3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(15)S 12.0(16)ST	データシート (pdf バージョン)
12-Port E3 12ポート E3 ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(15)S 12.0(16)ST	データシート (pdf バージョン)
4-Port OC-3 POS 4ポート OC-3c/STM-1c POS/SDH ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(05)S 12.0(11)ST	
8-Port OC-3 POS 8ポート OC-3c/STM-1c POS/SDH ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
16-Port OC-3 POS 16ポート OC-3c/STM-1c POS/SDH ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
16-Port OC-3 POS ISE 16ポート OC-3c/STM-1c POS/SDH ISE	Engine 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0(21)S 12.0(21)ST	データシート
1-Port OC-12 POS 1ポート OC-12c/STM-4c POS/SDH ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
4-Port OC-12 POS 4ポート OC-12c/STM-4c POS/SDH ラインカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシート
4-Port OC-12 POS ISE 4ポート OC-12c/STM-4c POS/SDH ISE ラインカード	Engine 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0(21)S 12.0(21)ST	データシート

1-Port OC-48 POS ISE 1ポート OC-48c/STM-16c POS/SDH ISE ラインカード	Engine 3 (I SE)	10G シャーシ 2.5G シャーシ	12.0(21)S 12.0(21)ST	データシート
---	-------------------	--------------------	-------------------------	------------------------

[チャネライズド エッジ ライン カード](#)

ライン カード名	[Engine]	サポートされるシャーシ	IOS リリース	リソース
2-Port CHOC-3, DS1/E1 2ポート チャネライズド OC-3/STM-1 (DS1/E1) ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0 (17) S 12.0 (17) ST	データシート
1-Port CHOC-12, DS3 1ポート チャネライズド OC-12 (DS3) ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0 (05) S 12.0 (11) ST	データシート
1-Port CHOC-12, OC-3 1ポート チャネライズド OC-12/STM-4 (OC-3/STM-1) ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0 (05) S 12.0 (11) ST	データシート
4-Port CHOC-12 ISE 4ポート チャネライズド OC-12/STM-4 (DS3/E3, OC-3c/STM-1c) POS/SDH ISE	Engine 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0 (21) S 12.0 (21) ST	データシート
1-Port CHOC-48 ISE 1ポート チャネライズド OC-48/STM-16 (DS3/E3, OC-3c/STM-1c, OC-12c/STM-4c) POS/SDH ISE ラインカード	Engine 3 (ISE)	10G シャーシ 2.5G シャーシ	12.0 (21) S 12.0 (21) ST	データシート
6-Port Ch T3 6ポート チャネライズド T3 (T1) ラインカード	エンジン 0	10G シャーシ 2.5G シャーシ	12.0 (14) S 12.0 (14) ST	

[非同期転送モード \(ATM \) ライン カード](#)

ラインカード名	[Engine]	サポートされるシャーシ	IOSリリース	リソース
4-Port OC-3 ATM 4ポート OC-3c/STM-1c ATM	エンジン0	10G シャーシ 2.5G シャーシ	12.0(5)S 12.0(11)ST	データシート
1-Port OC-12 ATM 1ポート OC-12c/STM-4c ATM	エンジン0	10G シャーシ 2.5G シャーシ	12.0(7)S 12.0(11)ST	データシート
4-Port OC-12 ATM 4ポート OC-12c/STM-4c ATM ラインカード	エンジン2	10G シャーシ 2.5G シャーシ	12.0(13)S 12.0(14)ST	データシート

[イーサネット ラインカード](#)

ラインカード名	[Engine]	サポートされるシャーシ	IOSリリース	リソース
8-Port FE w/ ECC 8ポート ファーストイーサネットラインカード	エンジン1	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(16)ST	データシート
1-Port GE w/ ECC 1ポート ギガビットイーサネットラインカード	エンジン1	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(16)ST	データシート
3-Port GE 3ポート ギガビットイーサネットラインカード	エンジン2	10G シャーシ 2.5G シャーシ	12.0(11)S 12.0(16)ST	データシート
10-Port GE 10ポート ギガビットイーサネット	Engine 4 w/RX/TX + /density	10G シャーシ 2.5G シャーシ	12.0(22)S 12.0(22)ST	データシート

[Dynamic Packet Transport \(DPT; ダイナミック パケット トランスポート \) ラインカード](#)

ラインカ	[Engi	サポートされる	IOSリ	リソース
------	-------	---------	------	------

カード名	ne]	シャーシ	リリース	
2-Port OC-12 DPT 2ポート OC-12c/STM-4c DPT	エンジン 1	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST	データシートアナウンスメント
1-Port OC-48 DPT 1ポート OC-48c/STM-16c DPT	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(15)S 12.0(16)ST	データシートアナウンスメント

[販売終了 \(EOS\) のラインカード](#)

次のカードは現在販売されていません。参考情報として掲載します。

ラインカード名	[Eng ine]	サポートされるシャーシ	IOS リリース
1-Port OC-192c/ STM- 64c イネーブラカード 1ポート OC-192c/STM-64c POS/イネーブラカード	エンジン 2	10G シャーシ 2.5G シャーシ	12.0(10)S 12.0(11)ST

入手可能なデータシートは、『[製品資料](#)』ページですべて入手できます。

注：エンジン3ラインカードは、ラインレートでエッジ機能を実行できます。レイヤ3エンジンが高いほど、ハードウェアでスイッチングされるパケットが多くなります。

ラインカード間の違いは、Physical Layer Interface Module (PLIM; 物理層インターフェイス モジュール) とレイヤ 3 転送エンジンだけです。ラインカードは、同じ L3 フォワーディング エンジン内でのみ、PLIM によって異なります。PLIM にはメディア依存のコンポーネント (たとえば、Asynchronous Transfer Mode (ATM; 非同期転送モード) の PLIM には Segmentation And Reassembly (SAR)、GigE PLIM には Media Access Control Application-Specific Integrated Circuit (MAC ASIC; メディア アクセス制御 ASIC)) が搭載されていますが、パケットパスのセオリーは、どの PLIM でも非常によく似ています。この文書では Packet Over SONET (POS; パケット オーバー ソネット) PLIM を中心に説明されていますが、適用できる場合は有用な差異についても記されています。

ラインカード上のレイヤ 3 エンジン タイプを決定するため、次に示すように、Cisco IOS ソフトウェア リリース 12.0(9)S では「L3 エンジン」タイプを show diag コマンドの出力に追加しました。

```
SLOT 1 (RP/LC 1 ): 1 Port Packet Over SONET OC-12c/STM-4c Single Mode
MAIN: type 34, 800-2529-02 rev C0 dev 16777215
      HW config: 0x00 SW key: FF-FF-FF
PCA:  73-2184-04 rev D0 ver 3
      HW version 1.1 S/N CAB0242ADZM
MBUS: MBUS Agent (1) 73-2146-07 rev B0 dev 0
      HW version 1.2 S/N CAB0236A4LE
Test hist: 0xFF RMA#: FF-FF-FF RMA hist: 0xFF
```

```
DIAG: Test count: 0xFFFFFFFF Test results: 0xFFFFFFFF
L3 Engine: 0 - OC12 (622 Mbps)
```

```
!--- Engine 0 card. MBUS Agent Software version 01.40 (RAM) (ROM version is 02.02) Using CAN
Bus A ROM Monitor version 10.00 Fabric Downloader version used 13.01 (ROM version is 13.01)
Primary clock is CSC 1 Board is analyzed Board State is Line Card Enabled (IOS RUN ) Insertion
time: 00:00:11 (2w1d ago) DRAM size: 268435456 bytes FrFab SDRAM size: 67108864 bytes ToFab
SDRAM size: 67108864 bytes 0 crashes since restart
```

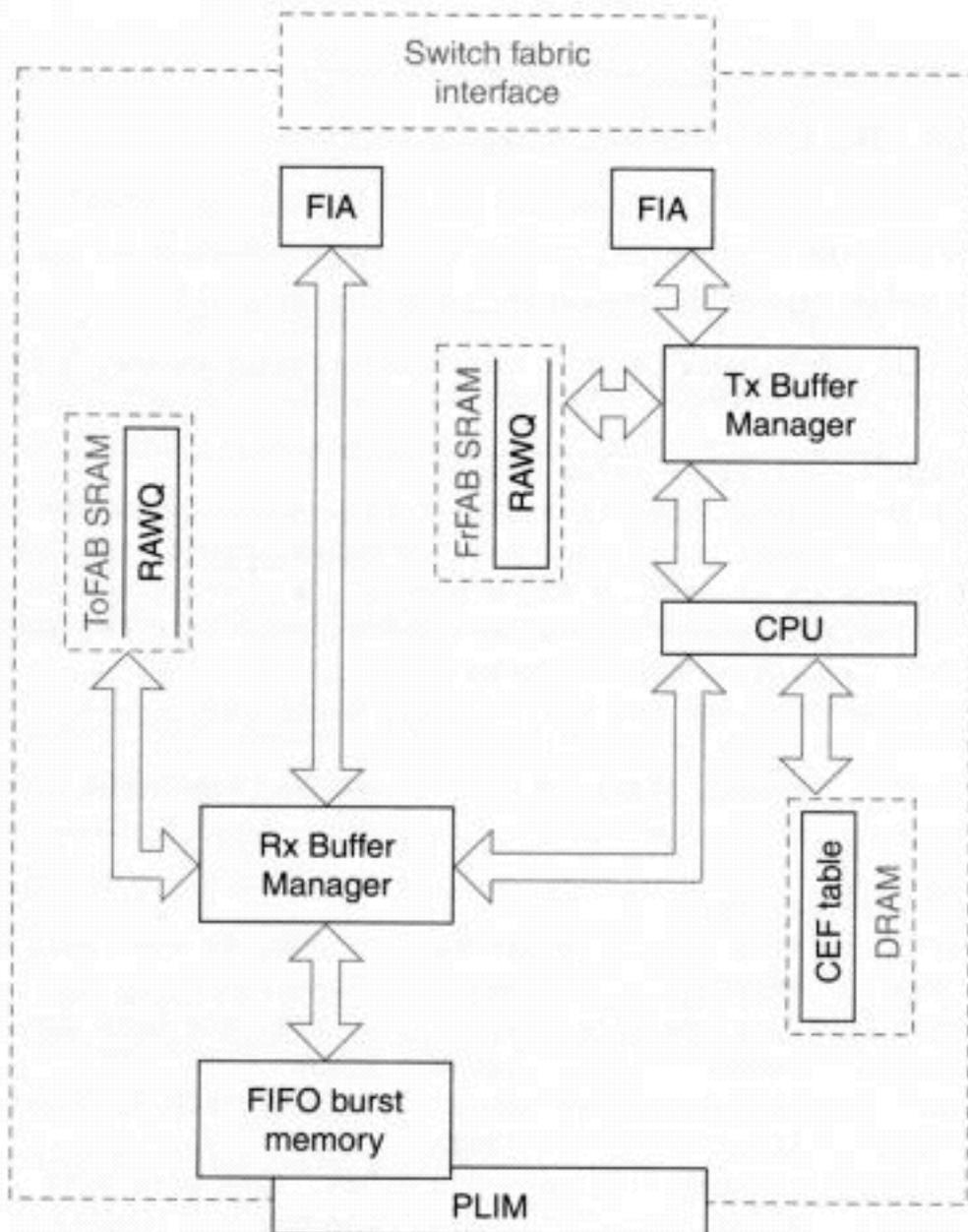
同じ結果から役に立つ情報だけを表示するには、次のショートカット コマンドを使用できます。

```
Router#show diag | i (SLOT | Engine)
```

```
...
SLOT 1 (RP/LC 1 ): 1 port ATM Over SONET OC12c/STM-4c Multi Mode
  L3 Engine: 0 - OC12 (622 Mbps)
SLOT 3 (RP/LC 3 ): 3 Port Gigabit Ethernet
  L3 Engine: 2 - Backbone OC48 (2.5 Gbps)
...
```

シスコは現在、5つのタイプの L3 エンジンを提供しています。

- **エンジン 0 - OC12/BMA** : IP/MPLS ルックアップが R5K CPU でソフトウェア処理されます。このエンジンでは、従来の Buffer Management ASIC (BMA; バッファ管理 ASIC) を使用しています。BMA では、パケット バッファの管理およびスイッチ ファブリックを経由して転送されるパケットのセグメント化と再構成が行われます。着信側の BMA には、PLIM からパケットを受信して、パケットを固定サイズのセルにセグメント化し、スイッチ ファブリック経由で転送されるように Fabric Interface ASIC (FIA; ファブリック インターフェイス ASIC) に渡す役割があります。発信側の BMA は、スイッチ ファブリックから到着したセルを FIA の支援を得てパケットに再構成し、装置から送信されるように PLIM にパケットを渡します。このライン カードのほとんどの機能は、ソフトウェアで実装されます。
- **エンジン 1 - Salsa/BMA48 (TTM48)** : この 2 番目のエンジンはさらに改良されています。はじめに、新しい ASIC はハードウェアで IP ルックアップを実行するために開発されました。この新しい ASIC は Salsa と呼ばれています。このエンジンでは、Media Access Control (MAC; メディア アクセス制御) の書き換えだけがソフトウェアで処理されます。また、帯域幅をさらに拡張するために BMA もアップグレードされました。現在は BMA48 と呼ばれています。このエンジンには MDRR や WRED はサポートされていません。エンジン 0 とエンジン 1 のフォワーディング エンジンは、次の図に示す主要コンポーネントで示されます。**エンジン 0 およびエンジン 1 のパケット フォワーディング エンジン**

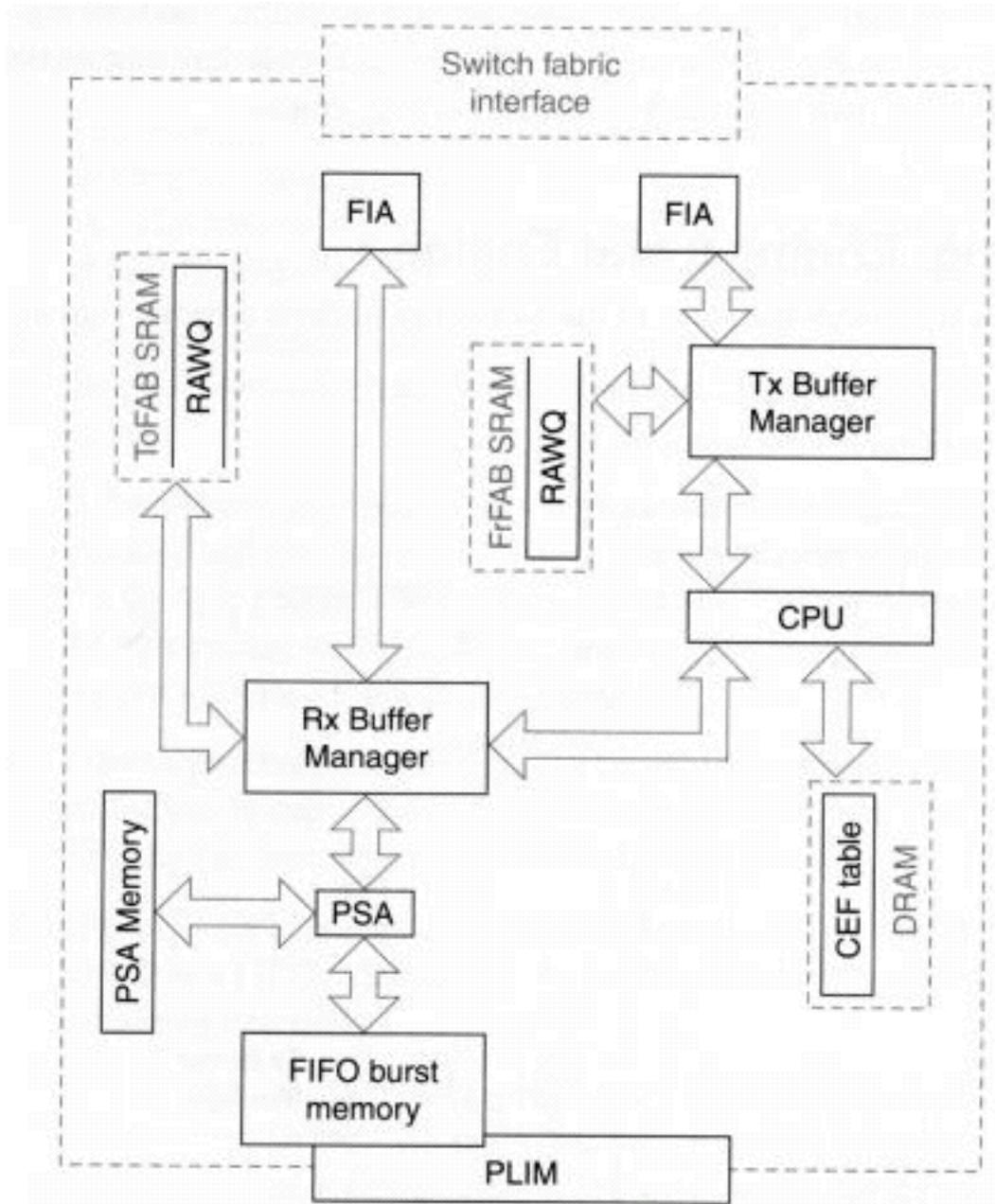


- エンジン 2 - PSA/TBM/RBM (Perf48)** : この新しい ASIC は、IP/MPLS ルックアップが行われる方法を改善するために、これらの LC 上にあります。Packet Switching ASIC (PSA; パケット交換 ASIC) では、タグと IP パケットに対するハードウェアによるルックアップと書き換えが実行されます。この目的で、PSA は FIB テーブルの抽出したローカル コピーを使用します (`show ip psa a.b.c.d`)。エンジン 2 LC でのパケット交換は、すべて PSA によってハードウェアで実行されます。パケット転送判定のために LC の CPU に割り込みが発生するのは、PSA でサポートされていないラインカードに機能が設定されている場合だけです。この PSA テーブルは、エンジン 2 LC だけに搭載されている外部メモリに保存されます。

```
Router#exec slot 11 show controller psa mem
===== Line Card (Slot 11) =====
PLU SDRAM: Size 0x4000000, Banks 4
TLU SDRAM: Size 0x4000000, Banks 4
PSA SSRAM: Size 0x100000
```

パケット メモリはデフォルトで 256 MB に増やされており、512 MB まで拡張可能です。また、Rx と Tx 用の新しいバッファ管理 ASIC (それぞれ RBM と TBM と呼ばれる) も搭載されています。これらの ASIC は、この LC の Class of Service (CoS; サービスクラス) 機能をハードウェア ベースでサポートするためのキーとなります。WRED と MDRR はハードウ

エアで処理されます。CAR は使用できませんが、代わりに Per-Interface Rate Control (PIRC) と呼ばれる CAR のサブセットが設定できます。Cisco IOS ソフトウェア リリース 12.0(14)S 時点では、エンジン 2 の Packet-over-SONET (POS) ライン カードで、Sampled NetFlow がサポートされています。Sampled NetFlow 機能を使用すれば、ルータに転送される「x」個の IP パケットごとに 1 個のパケットをサンプリングできます。この際にユーザが「x」に指定できるのは最小値から最大値までの範囲の値です。サンプリング パケットは、ルータの NetFlow フロー キャッシュで処理されます。このサンプリング パケットにより、大多数のパケットに対して NetFlow 用の追加処理が不要となるので、スイッチング処理がより高速に行えるようになり、NetFlow パケットの処理に要する CPU 使用率を大幅に低減できます。詳細については、『[Sampled NetFlow について](#)』を参照してください。Cisco IOS ソフトウェア リリース 12.0(16)S 時点では、3 ポート ギガビット イーサネット ライン カードで、Sampled NetFlow がサポートされています。Cisco IOS ソフトウェア リリース 12.0(18)S 時点では、PSA 上で Sampled NetFlow と 128 のアクセス コントロール リスト (ACL) を、エンジン 2 の Packet-over-SONET (POS) ライン カード上と同時に設定できるようになりました。すべてが PSA を介してスイッチングされますが、例外は LC 上のローカル CPU に移動しなければならない機能 (出力 CAR、PSA 規制に一致しない場合に適用されるアクセス リストを持つパケット、オプション/非中継トラフィック、マルチキャスト パケット、IPv6 パケットなど) です。Cisco IOS ソフトウェア リリース 12.0(16)S 現在では、出力 CAR は分散トラフィックシェーピング (DTS) に置き換えられました。詳細については、『[Cisco 12000 シリーズ インターネット ルータの分散トラフィックシェーピング](#)』で入手できます。エンジン 2 カードでは、ACL のサポートがハードウェア処理に変更されています。これらを設定したくない場合、設定に `no access-list hard psa` の行を追加する必要があります。次は、エンジン 2 のフォワーディング エンジンと主要コンポーネントのダイアグラムです。エンジン 2 パケット フォワーディング エンジン



- **エンジン 3 - エッジ エンジン** : このエンジンは、まったく新しいアーキテクチャのレイヤ 3 エンジンです。これには OC48 の帯域幅もありますが、QoS と ACL 機能との転送速度を向上させるため、新しい ASIC を統合しています。エンジン 3 のラインカードは、ラインレートでエッジ機能を実行できます。
- **エンジン 4 - バックボーン OC192** : 12008 および 12012 シリーズのルータでは、これらの最新の LC はサポートされていません。OC192 の回線速度がサポートされています。
- **エンジン 4+ - ラインレートでより多くの機能をサポートする点を除き、エンジン 4 と同様**

ラインカードのインストール

LC のインストールと設定、およびシャーシ別の LC サポートに関するリンクを次に示します。

- [Cisco 12000 ラインカードのインストールおよび設定ノート](#)

ラインカード上のメモリのタイプに関する詳細は、『[ラインカード上のメモリ](#)』を参照してください。

関連情報

- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ - シャーシ](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ - スイッチ ファブリック](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : ルート プロセッサ](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : メモリの詳細](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : メンテナンス バス、電源と
プロアー、およびアラーム カード](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ : ソフトウェアの概要](#)
- [Cisco 12000 シリーズ インターネット ルータのアーキテクチャ - パケット スイッチング](#)
- [Cisco Express Forwarding \(CEF \) について](#)
- [テクニカル サポートとドキュメント - Cisco Systems](#)