

tx-ring-limit 値の説明と調整

内容

[概要](#)

[前提条件](#)

[要件](#)

[使用するコンポーネント](#)

[表記法](#)

[パーティクルについて](#)

[バッファリングについて](#)

[PA-A3 アーキテクチャの概要](#)

[PA-A3 の送信リング割り当て方式](#)

[現在の送信リング値の表示](#)

[送信リングはいつ調整されるか](#)

[非常に小さいtx-ring-limit 値の影響](#)

[既知の問題](#)

[3600 および2600 ルータのtx-ring-limit の調整](#)

[関連情報](#)

概要

このドキュメントは、ハードウェア送信リングの機能と、Virtual Circuit (VC; 仮想回線) 単位キューイングをサポートする ATM ルータ インターフェイス ハードウェアでの tx-ring-limit コマンドの目的について説明しています。

サービス ポリシーが設定された Cisco ルータ インターフェイスは、VC の輻輳レベルに応じて、次の 2 種類のキューのいずれか一方に ATM VC のパケットを格納します。

キュー	場所	キューイング方式	サービスポリシーの適用	調整用コマンド
ハードウェアキューまたは送信リング	ポート アダプタまたはネットワーク モジュール	FIFO のみ	No	tx-ring-limit
レイヤ 3 キュー	レイヤ 3 プロセッサシステムまたはインターフェイス	N/A	Yes	キューイング方式によって異なる。- vc-hold-queue -

前提条件

要件

このドキュメントに特有の要件はありません。

使用するコンポーネント

このドキュメントの内容は、特定のソフトウェアやハードウェアのバージョンに限定されるものではありません。

表記法

ドキュメント表記の詳細は、『[シスコテクニカルティップスの表記法](#)』を参照してください。

パーティクルについて

送信リングについて説明する前に、まずパーティクルの内容を理解する必要があります。パーティクルは、Cisco 7200ルータシリーズやCisco 7500ルータシリーズのVersatile Interface Processor(VIP)など、多くのプラットフォームでパケットバッファリングの基本的な構成要素を形成します。

パケット長に応じて、Cisco IOS®ソフトウェアは1つまたは複数のパーティクルを使用してパケットを保存します。次に例を示します。1200バイトのパケットを受信すると、IOSは次の空きパーティクルを取得して、そのパーティクルにパケットデータをコピーします。最初のパーティクルが充填されると、IOSは次のフリーパーティクルに移動し、最初のパーティクルにリンクし、この2番目のパーティクルへのデータのコピーを続行します。完了すると、パケットの1200バイトが3つの不連続メモリに格納され、IOSは論理的に1つのパケットバッファの一部を構成します。

IOSパーティクルサイズは、プラットフォームによって異なります。特定のプール内のすべてのパーティクルのサイズは同じです。この均一性のためにパーティクル管理アルゴリズムは簡単なものとなり、メモリの効率的な使用が可能になります。

バッファリングについて

Cisco IOSでは、パブリックおよびプライベート インターフェイス プールに加えて、リングと呼ばれる特別なバッファ制御構造が作成されます。Cisco IOSおよびインターフェイスコントローラは、これらのリングを使用して、メディアへのパケットの送受信に使用されるバッファを制御します。リング自体は、I/Oメモリの他の場所にある個々のパケットバッファを指すメディアコントローラ固有の要素で構成されます。

各インターフェイスには、パケット受信用の受信リングとパケット送信用の送信リングという一対のリングがあります。リングのサイズは、インターフェイスコントローラによって異なります。一般に、送信リングのサイズはインターフェイスまたはVCの帯域幅に基づいており、2の累乗になります(Cisco Bug ID CSCdk17210)。

インターフェイス	Rings					
ラインレート(Mbps) <	0	10	20	30	40	..
txcount	0	4	8	16	32	64

注：7200シリーズプラットフォームでは、送信リングパケットバッファは、スイッチドパケットの発信元インターフェイスの受信リングから送信されるか、パケットがIOSによって発信された場合はパブリックプールから送信されます。これらのパケットバッファは、ペイロードデータが送信された後、送信リングから割り当て解除され、元のプールに戻ります。

PA-A3 アーキテクチャの概要

PA-A3ポートアダプタは、高い転送パフォーマンスを保証するために、個別の受信および送信 Segmentation And Reassembly(SAR)チップを使用します。各SARは、パケットとVCテーブルのような主要なデータ構造を格納するために、オンボードメモリの独自のサブシステムによってサポートされます。このメモリには特に4 MBのSDRAMが搭載されており、パーティクルに分割されています。

次の表は、PA-A3 の受信および送信パス上にあるパーティクルの数とサイズを示しています。

リング	パーティクルサイズ	パーティクルの数
受信リング	288 bytes	該当なし
送信リング	576*バイト	6000 (144 のパーティクルが予約されている)

* 送信リングのパーティクルサイズは 580 バイトと記述されることもあります。この値には、パケットとともにルータ内部を移動する 4 バイトの ATM コア ヘッダーが含まれています。

上記の表のサイズは、最大パフォーマンスを得るために48 (セルのペイロードフィールドのサイズ) とキャッシュラインサイズ (32バイト) で割り切ることができるため、選択されました。これらは、パケットに複数のバッファが必要な場合に、SARがバッファ間遅延を発生させないように設計されています。また、インターネットパケットの約90 %をカバーするために、576バイトの送信パーティクルサイズも選択されました。

PA-A3 の送信リング割り当て方式

PA-A3 ドライバは各 VC にデフォルトの送信リング値を割り当てます。この値は、VC に割り当てられた ATM サービス カテゴリによって異なります。次の表にデフォルト値を示します。

VC サービスカテゴリ	PA-A3-IMAデフォルト送信リング値	PA-A3-OC12デフォルト送信リング値	施行期間
PA-A3-OC3、T3、E3デフォルト送信リング値			

VBR-nrt	<p>次の公式**に基づく。 $(48 \times \text{SCR}) / (\text{Particle_size} \times 5)$ 最小値は40で、40未満の計算値は非常に低いSCRで書き上げられます。 注：SCRはATMオーバーヘッドを含むセルレートです。</p>	<p>次の公式に基づく。$(48 \times \text{SCR}) / (\text{Particle_size} \times 5)$ 最小値は40で、40未満の計算値は非常に低いSCRで書き上げられます。 注：SCRはATMオーバーヘッドを含むセルレートです。</p>	<p>次の公式に基づく。 平均レート(SCR) * 2 * TOTAL_CREDITS / VISIBLE_BANDWIDTH TOTAL_CREDITS = 8192 VISIBLE_BANDWIDTH = 599040 注：この式で計算される値がデフォルトの128未満の場合、VCの送信リング制限は128に設定されます。</p>	常時
ABR	128	128	N/A	常時*
UBR	40	128	128	クレジット利用率の合計が75%またはtx_threshold値 (show controller atm で表示される) を超えた場合のみ

* PA-A3-OC12 は当初、現在の送信リング値に対して常にアクティブな VBR-nrt PVC の制限を実装していませんでした。この問題は、バグID CSCdx11084で解決されています。

** SCR はセル/秒で表されます。

現在の送信リング値の表示

当初は、送信リングの値を表示するために隠しコマンドを使用する必要がありました。show atm vc {vcd}コマンドでは、現在の値が表示されます。

debug atm eventsコマンドを使用して、PA-A3ドライバとホストCPU間のVC設定メッセージを表示することもできます。7200シリーズルータのPA-A3では、次の出力セットがキャプチャされています。送信リング値はtx_limit値として表示されます。tx_limit値は、送信方向の特定のVCに割り当てられたパーティクルバッファクォータを実装します。

PVC 1/100はVBR-nrtとして設定されています。3500 kbpsのSCRに基づいて、PA-A3はtx_limitに137を割り当てます。この計算方法を確認するには、3500 kbpsのSCRをセル/秒に変換する必要があります。 $(3,500,000 \text{ ビット/秒}) * (1 \text{ バイト} / 8 \text{ ビット}) * (1 \text{ セル} / 53 \text{ バイト}) = (3,500,000 \text{ セル}) / (8 * 53 \text{ 秒}) = 8254 \text{ セル/秒}$ になります。セル/秒単位でのSCR値を上記の公式に当てはめると、tx_limit = 137 が得られます。

```
7200-17(config)#interface atm 4/0
  7200-17(config-if)#pvc 1/100
7200-17(config-if-atm-vc)#vbr-nrt 4000 3500 94
7200-17(config-if-atm-vc)#
*Oct 14 17:56:06.886: Reserved bw for 1/100 Available bw = 141500
7200-17(config-if-atm-vc)#exit
7200-17(config-if)#logging
*Oct 14 17:56:16.370: atmdx_setup_vc(ATM4/0): vc:6 vpi:1 vci:100 state:2 config_status:0
*Oct 14 17:56:16.370: atmdx_setup_cos(ATM4/0): vc:6 wred_name:- max_q:0
*Oct 14 17:56:16.370: atmdx_pas_vc_setup(ATM4/0): vcd 6, atm_hdr 0x00100640, mtu 4482
*Oct 14 17:56:16.370: VBR: pcr 9433, scr 8254, mbs 94
*Oct 14 17:56:16.370:   vc tx_limit=137, rx_limit=47
*Oct 14 17:56:16.374: Created 64-bit VC count
```

PVC 1/101はABRとして設定されています。PA-A3では、デフォルトのABR tx_limit値である128が割り当てられます(上記の表を参照[してください](#))。

```
7200-17(config-if)#pvc 1/102
7200-17(config-if-atm-vc)#abr ?
<1-155000>      Peak Cell Rate(PCR) in Kbps
  rate-factors  Specify rate increase and rate decrease factors (inverse)
7200-17(config-if-atm-vc)#abr 4000 1000
7200-17(config-if-atm-vc)#
*Oct 14 17:57:45.066: Reserved bw for 1/102 Available bw = 140500
*Oct 14 18:00:11.662: atmdx_setup_vc(ATM4/0): vc:8 vpi:1 vci:102 state:2 config_status:0
*Oct 14 18:00:11.662: atmdx_setup_cos(ATM4/0): vc:8 wred_name:- max_q:0
*Oct 14 18:00:11.662: atmdx_pas_vc_setup(ATM4/0): vcd 8, atm_hdr 0x00100660, mtu 4482
*Oct 14 18:00:11.662: ABR: pcr 9433, mcr 2358, icr 9433
*Oct 14 18:00:11.662:   vc tx_limit=128, rx_limit=47
*Oct 14 18:00:11.666: Created 64-bit VC counters
```

PVC 1/102はUBRとして設定されています。PA-A3は、デフォルトのUBR tx_limit値である40を割り当てます(上の表を参照[してください](#))。

```
7200-17(config-if)#pvc 1/101
7200-17(config-if-atm-vc)#ubr 10000
7200-17(config-if-atm-vc)#
*Oct 14 17:56:49.466: Reserved bw for 1/101 Available bw = 141500
```

```
*Oct 14 17:57:03.734: atmdx_setup_vc(ATM4/0): vc:7 vpi:1 vci:101 state:2 config_status:0
*Oct 14 17:57:03.734: atmdx_setup_cos(ATM4/0): vc:7 wred_name:- max_q:0
*Oct 14 17:57:03.734: atmdx_pas_vc_setup(ATM4/0): vcd 7, atm_hdr 0x00100650, mtu 4482
*Oct 14 17:57:03.734: UBR: pcr 23584
*Oct 14 17:57:03.734: vc tx_limit=40, rx_limit=117
*Oct 14 17:57:03.738: Created 64-bit VC counters
```

tx_limit の目的は、絶えず輻輳が発生する VC によってパケットバッファリソースが枯渇し、他の VC がトラフィック契約内の正常なトラフィックを送信できなくなる事態を回避するために、VC 単位の送信クレジットまたはメモリ割り当て方式を実装することです。

PA-A3 は、次の 2 つの条件のもとでメモリクレジットのチェックを実行します。

- 各VBR-nrtおよびABR VCの個々のクォータ：各VCのtx_count値とtx_limit値を比較します。tx_countが1つのVCのtx_limitよりも大きい場合、後続のパケットは廃棄されます。パケットのバーストがVBR-nrt VCの送信リングを即座に超え、出力ドロップを引き起こす可能性があることに注意してください。
- 全体的なクォータ：tx_threshold値を考慮します。PA-A3では、PA-A3でのパケットバッファの総使用量が事前に設定されたしきい値に達した場合にのみ、そのようなVCにトラフィックポリシングを適用することで、UBR VCでより大きなバーストが可能になります。

注：パケットに複数のパーティクルが必要で、送信リングがいっぱいである場合、PA-A3では、パーティクルが使用可能であればVCがクォータを超えることができます。この方式は、出力廃棄のない小規模なパケットのバーストに対応するために設計されています。

show controller atm コマンドは、送信クレジットに関連するいくつかのカウンタを表示します。

```
7200-17#show controller atm 4/0
Interface ATM4/0 is up
Hardware is ENHANCED ATM PA - OC3 (155000Kbps)
Framer is PMC PM5346 S/UNI-155-LITE, SAR is LSI ATMIZER II
Firmware rev: G125, Framer rev: 0, ATMIZER II rev: 3
  idb=0x622105EC, ds=0x62217DE0, vc=0x62246A00
  slot 4, unit 9, subunit 0, fci_type 0x0059, ticks 190386
  1200 rx buffers: size=512, encap=64, trailer=28, magic=4
Curr Stats:
  VCC count: current=7, peak=7
  SAR crashes: Rx SAR=0, Tx SAR=0
  rx_cell_lost=0, rx_no_buffer=0, rx_crc_10=0
  rx_cell_len=0, rx_no_vcd=0, rx_cell_throttle=0, tx_aci_err=0
Rx Free Ring status:
  base=0x3E26E040, size=2048, write=176
Rx Compl Ring status:
  base=0x7B162E60, size=2048, read=1200
Tx Ring status:
  base=0x3E713540, size=8192, write=2157
Tx Compl Ring status:
  base=0x4B166EA0, size=4096, read=1078
BFD Cache status:
  base=0x62240980, size=6144, read=6142
Rx Cache status:
  base=0x62237E80, size=16, write=0
Tx Shadow status:
  base=0x62238900, size=8192, read=2143, write=2157
Control data:
  rx_max_spins=3, max_tx_count=17, tx_count=14
  rx_threshold=800, rx_count=0, tx_threshold=4608
  tx_bfd write indx=0x4, rx_pool_info=0x62237F20
```

次の表に、PA-A3が全体的な送信クレジット方式を適用するために使用する値を示します。

値	説明
max_tx_count	PA-A3 マイクロコードによって保持されている、その時点で最大の送信パーティクル数のヒストグラム。
tx_count	PA-A3 マイクロコードによって保持されている、その時点での送信パーティクル数の合計。 注：PA-A3マイクロコードは、各VCのtx_countも追跡します。パーティクルがPA-A3ドライバからPA-A3マイクロコードに送信されると、tx_countが1ずつ増加します。
tx_threshold	空きパケットバッファの総量がこのスレッシュホールドを下回ると、PA-A3はUBR VCに送信クレジットを強制します。PA-A3は常にVBRおよびABR VCの送信クレジットを適用することに注意してください。

送信リングはいつ調整されるか

送信リングは、送信準備が整ったパケットのためのステー징領域として機能します。ルータは送信リング上に十分な数のパケットをキューイングし、インターフェイスドライバが有効なセルタイムスロットを満たすためのパケットを確保できるようにする必要があります。

当初は、Low Latency Queueing (LLQ; 低遅延キューイング) を使用したサービス ポリシーが適用されている場合、PA-A3 ドライバは送信リングのサイズを調整できませんでした。現在のイメージでは、前述のデフォルトから値を下方に調整し (シスコ バグ ID CSCds63407)、キューイング関連の遅延を最小限に抑えることができます。

送信リングを調整する主な理由は、キューイングによる遅延を減らすことです。送信リングを調整する際は、次の点を考慮してください。

- どのネットワーク インターフェイスでも、キューイングは遅延とインターフェイスで持続できるバースト量の二者択一を迫ります。キューサイズが大きいほど、長いバーストを維持しながら、遅延を増加させます。VCのトラフィックに不必要な遅延が発生していると感じた場合は、キューのサイズを調整します。
- パケット サイズを考慮します。tx-ring-limit には、4 つのパケットを収容できる値を設定します。たとえば、パケットが 1500 バイトの場合は、tx-ring-limit 値を $16 = (4 \text{ パケット}) * (4 \text{ パーティクル})$ に設定します。
- 送信クレジットが、1 個の MTU サイズのパケット、または VBR-nrt PVC の Maximum Burst Size (MBS; 最大バースト サイズ) に等しいセルの数 (あるいはその両方) をサポートできるほど十分大きいことを確認します。
- 128 kbps SCRなどの低帯域幅VCを低い値に設定します。たとえば、160 kbpsのSCRを持つ低速VCでは、tx-ring-limitが10に設定されている場合は比較的高く、ドライバレベルのキューで大きな遅延 (たとえば、数百ミリ秒) が発生する可能性があります。この設定で、tx-ring-limitを最小値に調整します。
- 高速VCに高い値を設定します。PA-A3が過度にバックプレッシャを実装し、送信リングに送信待ちのパケットの準備ができていない場合、4未満の値を選択すると、VCが設定されたレ

ートで送信できなくなる可能性があります。低い値がVCスループットに影響を与えないことを確認します。(Cisco Bug ID CSCdk17210を参照)。

つまり、送信リングのサイズは、キューイングによる遅延を避けられる程度に小さくし、なおかつ廃棄とそれによるTCPベースのフローへの影響を避けられる程度に大きくする必要があります。

インターフェイスでは、最初にレイヤ3キューイングシステムからパケットが取り出され、次にそのパケットが送信リングにキューイングされます。サービスポリシーはレイヤ3キュー内のパケットだけに適用され、送信リングには透過的です。

送信リングでのキューイングは、リングの深さに正比例するシリアル化遅延を引き起こします。過度のシリアル化遅延は、音声などの遅延に影響されやすいアプリケーションの遅延バジェットに影響を与えるおそれがあります。そのため、音声を伝送するVCでは送信リングのサイズを小さくすることをお勧めします。値は送信リングによって引き起こされるシリアル化遅延の量(秒)に基づいて選択してください。これには次の公式を使用します。

$$((P*8)*D)/S$$

P = Packet size in bytes. Multiply by eight to convert to bits.

D = Transmit-ring depth.

S = Speed of the VC in bps.

注：インターネット上のIPパケットは、通常、次の3つのサイズのいずれかになります。64バイト(制御メッセージなど)、1500バイト(ファイル転送など)、または256バイト(その他すべてのトラフィック)。これらの値から、インターネット全体を通して見た場合の標準的なパケットサイズは250バイトになります。

注：次の表に、送信リングサイズの大小の長所と短所をまとめます。

送信リングのサイズ	長所	短所
大きい値	データVCでバーストに対応する場合に推奨される。	音声VCには推奨されません。遅延とジッタが増加する可能性があります。
小さい値	音声VCでキューイングによる遅延とジッタを減らす場合に推奨される。	比較的高速なVCでは推奨されない。回線が空いているときに送信準備が整っているパケットがないほど小さい値に調整すると、スループットが下がるおそれがある。

送信リングのサイズを調整するには、VC設定モードでtx-ring-limitコマンドを使用します。


```

ATM virtual circuit configuration commands:
abr                Enter Available Bit Rate (pcr)(mcr)
broadcast          Pseudo-broadcast
class-vc           Configure default vc-class name
default            Set a command to its defaults
encapsulation      Select ATM Encapsulation for VC
exit-vc            Exit from ATM VC configuration mode
ilmi               Configure ILMI management
inarp              Change the inverse arp timer on the PVC
no                 Negate a command or set its defaults
oam                Configure oam parameters
oam-pvc            Send oam cells on this pvc
protocol           Map an upper layer protocol to this connection.
random-detect      Configure WRED
service-policy     Attach a policy-map to a VC
transmit-priority  set the transmit priority for this VC
tx-ring-limit    Configure PA level transmit ring limit
ubr                Enter Unspecified Peak Cell Rate (pcr) in Kbps.
vbr-nrt            Enter Variable Bit Rate (pcr)(scr)(bcs)
7200-1(config-if-atm-vc)#tx-ring-limit ?
<3-6000>  Number (ring limit)
<cr>

```

現在設定されている値を表示するには、show atm vc コマンドを使用します。

```

7200-1#show atm vc
VC 3 doesn't exist on interface ATM3/0
ATM5/0.2: VCD: 3, VPI: 2, VCI: 2
VBR-NRT, PeakRate: 30000, Average Rate: 20000, Burst Cells: 94
AAL5-LLC/SNAP, etype:0x0, Flags: 0x20, VCmode: 0x0
OAM frequency: 0 second(s)
PA TxRingLimit: 10
InARP frequency: 15 minutes(s)
Transmit priority 2
InPkts: 0, OutPkts: 0, InBytes: 0, OutBytes: 0
InPRoc: 0, OutPRoc: 0
InFast: 0, OutFast: 0, InAS: 0, OutAS: 0
InPktDrops: 0, OutPktDrops: 0
CrcErrors: 0, SarTimeOuts: 0, OverSizedSDUs: 0
OAM cells received: 0
OAM cells sent: 0
Status: UP

```

さらに、show atm pvc vpi/vci コマンドを使用して、現在の送信リング制限と受信リング制限の両方を表示します。次の出力は、Cisco IOS ソフトウェア リリース 12.2(10) が稼動する 7200 シリーズ ルータでキャプチャされたものです。

```

viking#show atm pvc 1/101
ATM6/0: VCD: 2, VPI: 1, VCI: 101
UBR, PeakRate: 149760
AAL5-LLC/SNAP, etype:0x0, Flags: 0xC20, VCmode: 0x0
OAM frequency: 0 second(s), OAM retry frequency: 1 second(s), OAM retry
frequency: 1 second(s)
OAM up retry count: 3, OAM down retry count: 5
OAM Loopback status: OAM Disabled
OAM VC state: Not Managed
ILMI VC state: Not Managed
VC TxRingLimit: 40 particles
VC Rx Limit: 800 particles

```

[非常に小さいtx-ring-limit 値の影響](#)

送信パスでは、ホストCPUがホストバッファからPA-A3上のローカルパーティクルバッファにペイロードを転送します。PA-A3上で実行されているファームウェアは、複数のバッファ記述子をキャッシュし、グループで解放します。キャッシング期間中、PA-A3は、ローカルメモリの内容が物理回線に送信された後でも、新しいパケットを受け入れません。この方式の目的は、全体的なパフォーマンスを最適化することにあります。そのため、デフォルト以外の tx-ring-limit 値を設定するときは、バッファ記述子の戻り遅延を考慮する必要があります。

また、576 バイトのパーティクル サイズに対して 1 の tx-ring-limit 値を設定した場合、1500 バイトのパケットはキューから次のように取り出されます。

1. PA-A3 ドライバは最初のパーティクルを送信リングにキューイングし、このパケットが他の 2 つのメモリ パーティクルに格納されていることを記憶します。
2. 送信リングが次に空になったときに、同じパケットの 2 番目のパーティクルが送信リングに配置されます。
3. 送信リングが次に再び空になったときに、3 番目のパーティクルが送信リングに配置されます。

送信リングがただ 1 つの 576 バイト パーティクルから構成されている場合でも、MTU/ポート速度が、送信リングを通過するときの最悪の遅延となります。

既知の問題

tx-ring-limit コマンドが vc-class 文によって VC に適用された場合、PA-A3 はその設定値を適用しません。この結果を確認するには、show atm vc 詳細コマンドで現在の値を表示します。vc-class を使用した送信リングの調整機能は、Cisco IOS ソフトウェア リリース 12.1 で実装されました (シスコ バグ ID CSCdm93064)。CSCdv59010は、特定のバージョンのCisco IOSソフトウェアリリース12.2のtx-ring-limitの問題を解決しています。vc-class文を使用してATM PVCにtx-ring-limitコマンドを適用すると、送信リングサイズは変更されません。この結果を確認するには、vc-class および class-vc コマンドのペアによってコマンドを適用した後、show atm vc 詳細コマンドを使用します。

Cisco IOS ソフトウェア リリース 12.2(1) が動作している Cisco 7200 シリーズ ルータで PA-A3 上の PVC に tx-ring-limit コマンドを追加すると、コマンドが次のように複製されます (シスコ バグ ID CSCdu19350)。

```
interface ATM1/0.1 point-to-point
description dlci-101, cr3640
ip unnumbered Loopback0
pvc 0/101
tx-ring-limit 3
tx-ring-limit 3
```

この状態は無害であり、ルータの動作に影響を与えることはありません。

シスコ バグ ID CSCdv71623 では、トラフィック レートが回線レートをかなり下回っているときにマルチリンク PPP バンドル インターフェイスで出力廃棄が起こる問題が解決しています。この問題は、tx-ring-limit 値が 5 よりも大きい ATM インターフェイスにおいて、CSCdv89201 で見られました。この問題は、断片化が無効の場合、またはリンク ウェイト (断片化サイズの制限) が大きく (T1 や E1 などの高速リンクでは一般的)、なおかつデータトラフィックに大小のパケットが混在している場合に特に顕著です。断片化を有効にして小さい断片化サイズを使用すれば (インターフェイス設定コマンド ppp multilink fragment delay で設定)、動作は大幅に改善されます。ただし、回避策としてこの方法を使用する前に、このような高レベルの断片化を実行してもシステムの CPU が過負荷状態に陥らないだけの十分な処理能力がルータにあることを確認

する必要があります。

シスコ バグ ID CSCdw29890 では、ATM PVC バンドルに対する tx-ring-limit コマンドが CLI では受け入れられるものの、実際には有効にならない問題が解決しています。ただし、通常は ATM PVC バンドルで tx-ring-limit を変更する必要はありません。その理由は、リング サイズを小さくすると実質上すべての送信バッファが QOS 制御キューに移動するためです。これにより、到達した優先パケットが即座に送信されるようになり、低速インターフェイスでの遅延は最小限に抑えられます。ATM PVC バンドルでは、すべてのメンバ VC のパケットからのセルが常に同時に送信 (およびインターリーブ) されるため、自動的に遅延が最小になります。

[3600 および2600 ルータのtx-ring-limit の調整](#)

現在のCisco IOSソフトウェアイメージでは、Cisco 2600および3600シリーズルータのATMネットワークモジュールでの送信リングの調整がサポートされています(Cisco Bug ID CSCdt73385)。現在の値がshow atm vcの出力に表示されます。

[関連情報](#)

- [ATM に関するその他の情報](#)
- [ツールとリソース – Cisco Systems](#)
- [テクニカル サポートとドキュメント – Cisco Systems](#)