

Modifiche al buffer in ingresso Nexus 7000 F2/F2e per FCoE MultiHop su lunga distanza

Sommario

[Introduzione](#)

[Problema](#)

[Soluzione](#)

[Discussioni correlate nella Cisco Support Community](#)

Introduzione

Lo scopo di questo documento è mostrare come modificare i buffer in entrata sulle schede di rete Cisco Nexus 7000 (N7k) Cisco Nexus 7000 serie F2 (F2) a 48 porte da 1 e 10 Gigabit Ethernet e Cisco Nexus serie 7000 Enhanced F2 a 48 porte in fibra ottica 1 e 10 Gigabit Ethernet Module (F2e) per Virtual Lane 3 (VL3).

Inoltre, dopo aver modificato questi valori, è possibile visualizzare la capacità di buffering in entrata ottenuta per la VL3.

Problema

L'utilizzo di connessioni Fibre Channel over Ethernet (FCoE) multihop tra centri dati su distanze superiori a 2 chilometri può causare la perdita di input. Per impostazione predefinita, le schede di linea F2/F2e hanno 0 pagine nel buffer di latenza per mettere in coda i pacchetti dopo l'invio della pausa e questo causerà la perdita di input sulle interfacce multihop FCoE a lunga distanza.

Il buffer di latenza è definito come segue:

$PL_STOP - HWM (PL_Pause) = LB$ (buffer di latenza)

Si noterà che i valori sopra indicati sono visualizzati come pagine. Ogni pagina è circa 384 byte.

Si noti di seguito la capacità del buffer in entrata della VL3 con la policy QoS FCoE predefinita:

EX

```
module-10# show hardware internal mac port 1 qos configuration | begin IB | end EB
IB
Port page limit : 3584 (1376256 Bytes)
VL#  HWM pages(bytes)  LWM pages(bytes)  Used  PL_STOP(HWM & LWM)  SPAN
      pages              pages              pages
0    1107 ( 425088)    1035 ( 397440)    0     1107  1035  100
1     2 (   768)      1 (   384)        0     2     1     1
2     2 (   768)      1 (   384)        0     2     1     1
3    1053 ( 404352)    1029 ( 395136)    0    1053  1029  100
4    1107 ( 425088)    1083 ( 415872)    0    1107  1083  100
5     231 (  88704)    159 (  61056)     0     231  159   57
```

```

6          2 (    768)      1 (    384)      0          2          1          1
7          2 (    768)      1 (    384)      0          2          1          1
Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90)
DWRR honor UC = FALSE
Leak Lo weight = 0xd8, enabled = FALSE

```

EB

PL_STOP e High Water Mark (HWM) hanno lo stesso valore. Qui potete vedere che il buffer di latenza ha 0 pagine per impostazione predefinita. Per supportare FCoE a lunga distanza è necessario modificare questi valori.

Soluzione

Innanzitutto è necessario duplicare la mappa dei criteri QoS (Quality of Service) 'default-4q-7e-in-policy':

```

Switch(config)# qos copy policy-map type queuing ?
*** No matching command found in current mode, matching in (exec) mode ***
  default-4q-7e-in-policy  Default 7-ethernet input queuing policy
  default-4q-7e-out-policy Default 7-ethernet output queuing policy

```

```
Switch(config)# qos copy policy-map type queuing default-4q-7e-in-policy prefix 7I_
```

Di seguito è riportata la quantità di byte allocati al buffer di latenza della VL3 dopo la modifica dei criteri del servizio.

Nota: Non sarà possibile visualizzare un buffer di latenza fino a quando non si alloca almeno il 60% del limite della coda al criterio "ndrop".

Le politiche saranno modificate con incrementi del 10, fino al 99%

```
60/40 ingress buffer allocation
```

```
=====
```

```

policy-map type queuing 7I_4q-7e-in
  class type queuing c-4q-7e-drop-in
    service-policy type queuing 7I_4q-7e-drop-in
    queue-limit percent 40
  class type queuing c-4q-7e-ndrop-in
    service-policy type queuing 7I_4q-7e-ndrop-in
    queue-limit percent 60

```

```

interface Ethernet2/5
  service-policy type queuing input 7I_4q-7e-in

```

```
module-2# show hardware internal mac port 5 qos configuration | begin IB | end EB
```

IB

```

Port page limit : 3584 (1376256 Bytes)
VL#  HWM pages(bytes)  LWM pages(bytes)  Used PL_STOP(HWM & LWM)  SPAN
                                pages                                THR
0     624 ( 239616)    576 ( 221184)    0      624   576   100
1       2 (    768)      1 (    384)    0        2     1    1
2     624 ( 239616)    576 ( 221184)    0      624   576   100
3    1913 ( 734592)   1889 ( 725376)    0    1913  1889  100
4       2 (    768)      1 (    384)    0        2     1    1
5     124 (  47616)    52 (  19968)    0      124   52    31
6       2 (    768)      1 (    384)    0        2     1    1
7       2 (    768)      1 (    384)    0        2     1    1
Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90)

```

```
DWRR honor UC = FALSE
Leak Lo weight = 0xd8, enabled = FALSE
EB
```

60/40 alloca 81792 byte al buffer di latenza vI3.

PL_STOP - HWM * 384 byte
 2126 - 1913 = 213 pagine * 384 = 81792 byte

```
70/30 ingress buffer allocation
=====
policy-map type queuing 7I_4q-7e-in
  class type queuing c-4q-7e-drop-in
    service-policy type queuing 7I_4q-7e-drop-in
    queue-limit percent 30
  class type queuing c-4q-7e-ndrop-in
    service-policy type queuing 7I_4q-7e-ndrop-in
    queue-limit percent 70
```

```
interface Ethernet2/5
  service-policy type queuing input 7I_4q-7e-in
```

```
module-2# show hardware internal mac port 5 qos configuration | begin IB | end EB
IB
```

Port page limit : 3584 (1376256 Bytes)

VL#	HWM pages(bytes)	LWM pages(bytes)	Used pages	PL_STOP(HWM & LWM)	SPAN	THR
0	463 (177792)	415 (159360)	0	463 415	100	
1	2 (768)	1 (384)	0	2 1	1	
2	463 (177792)	415 (159360)	0	463 415	100	
3	1987 (763008)	1963 (753792)	0	2484 1963	100	
4	2 (768)	1 (384)	0	2 1	1	
5	88 (33792)	16 (6144)	0	88 16	22	
6	2 (768)	1 (384)	0	2 1	1	
7	2 (768)	1 (384)	0	2 1	1	

Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90)

DWRR honor UC = FALSE

Leak Lo weight = 0xd8, enabled = FALSE

EB

70/30 alloca 190848 byte al buffer di latenza VL3.

```
policy-map type queuing 7I_4q-7e-in
  class type queuing c-4q-7e-drop-in
    service-policy type queuing 7I_4q-7e-drop-in
    queue-limit percent 20
  class type queuing c-4q-7e-ndrop-in
    service-policy type queuing 7I_4q-7e-ndrop-in
    queue-limit percent 80
```

```
interface Ethernet2/5
  service-policy type queuing input 7I_4q-7e-in
```

```
module-2# show hardware internal mac port 5 qos configuration | begin IB | end EB
IB
```

Port page limit : 3584 (1376256 Bytes)

VL#	HWM pages(bytes)	LWM pages(bytes)	Used pages	PL_STOP(HWM & LWM)	SPAN	THR
0	463 (177792)	415 (159360)	0	463 415	100	
1	2 (768)	1 (384)	0	2 1	1	
2	463 (177792)	415 (159360)	0	463 415	100	
3	190848 (7473024)	190848 (7473024)	0	190848 190848	100	
4	2 (768)	1 (384)	0	2 1	1	
5	88 (33792)	16 (6144)	0	88 16	22	
6	2 (768)	1 (384)	0	2 1	1	
7	2 (768)	1 (384)	0	2 1	1	

```

0      302 ( 115968)    254 (  97536)    0      302    254    75
1        2 (    768)      1 (    384)    0        2      1      1
2      302 ( 115968)    254 (  97536)    0      302    254    75
3    1875 ( 720000)  1851 ( 710784)  0    2841  1851  100
4        2 (    768)      1 (    384)    0        2      1      1
5       52 (  19968)    46 (  17664)    0       52    46    13
6        2 (    768)      1 (    384)    0        2      1      1
7        2 (    768)      1 (    384)    0        2      1      1

```

Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90)

DWRR honor UC = FALSE

Leak Lo weight = 0xd8, enabled = FALSE

EB

80/20 alloca 370944 byte al buffer di latenza VL3.

```

policy-map type queuing 7I_4q-7e-in
  class type queuing c-4q-7e-drop-in
    service-policy type queuing 7I_4q-7e-drop-in
    queue-limit percent 10
  class type queuing c-4q-7e-ndrop-in
    service-policy type queuing 7I_4q-7e-ndrop-in
    queue-limit percent 90

```

```

interface Ethernet2/5
  service-policy type queuing input 7I_4q-7e-in

```

module-2# show hardware internal mac port 5 qos configuration | begin IB | end EB

IB

Port page limit : 3584 (1376256 Bytes)

VL#	HWM pages(bytes)	LWM pages(bytes)	Used pages	PL_STOP(HWM & LWM)	SPAN	THR
0	141 (54144)	93 (35712)	0	141 93	35	
1	2 (768)	1 (384)	0	2 1	1	
2	141 (54144)	93 (35712)	0	141 93	35	
3	1055 (405120)	1031 (395904)	0	3199 1031	100	
4	2 (768)	1 (384)	0	2 1	1	
5	16 (6144)	10 (3840)	0	16 10	4	
6	2 (768)	1 (384)	0	2 1	1	
7	2 (768)	1 (384)	0	2 1	1	

Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90)

DWRR honor UC = FALSE

Leak Lo weight = 0xd8, enabled = FALSE

EB

90/10 alloca 823296 byte al buffer di latenza VL3

```

policy-map type queuing 7I_4q-7e-in
  class type queuing c-4q-7e-drop-in
    service-policy type queuing 7I_4q-7e-drop-in
    queue-limit percent 1
  class type queuing c-4q-7e-ndrop-in
    service-policy type queuing 7I_4q-7e-ndrop-in
    queue-limit percent 99

```

```

interface Ethernet2/5
  service-policy type queuing input 7I_4q-7e-in

```

module-2# show hardware internal mac port 5 qos configuration | begin IB | end EB

IB

Port page limit : 3584 (1376256 Bytes)

VL#	HWM pages (bytes)	LWM pages (bytes)	Used pages	PL_STOP (HWM & LWM)	SPAN	THR
0	15 (5760)	9 (3456)	0	15	9	3
1	2 (768)	1 (384)	0	2	1	1
2	15 (5760)	9 (3456)	0	15	9	3
3	1161 (445824)	1137 (436608)	0	3521	1137	100
4	2 (768)	1 (384)	0	2	1	1
5	3 (1152)	0 (0)	0	3	0	1
6	2 (768)	1 (384)	0	2	1	1
7	2 (768)	1 (384)	0	2	1	1

Credited DWRR WT: 216 (0xd8) Uncredited DWRR WT: 144 (0x90)

DWRR honor UC = FALSE

Leak Lo weight = 0xd8, enabled = FALSE

EB

99/1 alloca 906240 byte al buffer di latenza VL3

Nota: Ogni elemento di base del clipper ha una capacità di buffer di 6 MB. Ogni clipper è dotato di 4 porte, il che equivale a una capacità di buffer di circa 1,5 MB per porta. Con 99/1 si vedrà che ~.9MB è allocato al buffer di latenza VL3 e il resto è utilizzato da HWM per ogni VL (maggioranza a VL3). Aggiungendo ogni VL HWM con il LB di VL3 si otterrà una capacità buffer di circa 1,35 MB.