

# Árbol de fallos de errores de paridad del router de Internet Cisco serie 12000

## Contenido

[Introducción](#)

[Antes de comenzar](#)

[Convenciones](#)

[Prerequisites](#)

[Componentes Utilizados](#)

[Overview](#)

[Análisis del árbol de fallas de errores de paridad del Procesador del ruteo Gigabit \(GRP\)](#)

[Análisis del árbol de las fallas de errores de paridad de la tarjeta de línea](#)

[Errores de paridad/ECC en el procesador de ruta Cisco 12000 Series Gigabit](#)

[Errores de un solo bit \(SBE\)](#)

[Errores de bit múltiple \(MBE\)](#)

[Error de paridad de la memoria del procesador \(PMPE\)](#)

[Mensaje de error %GRP-3-PARITYERR](#)

[%PRP-3-SBE DATA: Datos incorrectos \[hex\] \[hex\] CCE rec \[hex\] calc \[hex\]](#)

[Errores de paridad/ECC en las tarjetas de línea Cisco serie 12000](#)

[Errores ECC de SDRAM](#)

[Excepciones de paridad en la memoria caché](#)

[Mensajes de error de tarjeta de línea basados en 0 del motor](#)

[Mensajes de error de la tarjeta de línea basada en el motor 1](#)

[Mensajes de error de tarjeta de línea basados en el motor 2](#)

[Mensajes de error de la tarjeta de línea basada en el motor 3](#)

[Mensajes de error de la tarjeta de línea basada en el motor 4/4+](#)

[Mensajes de error de la tarjeta de línea basada en el motor 5/5+](#)

[Mensajes de error de la tarjeta de línea basada en el motor 6](#)

[Mensajes de error de SPA](#)

[Errores de Paridad en las Cisco 12000 Series Switching Fabric Cards](#)

[Información Relacionada](#)

## [Introducción](#)

Este documento explica los pasos para la Resolución de problemas y la manera de aislar una pieza defectuosa o un componente del router de Internet de la serie 12000 de Cisco luego de recibir varios mensajes de error de paridad.

**Nota:** Este documento no cubre la causa de los errores de paridad. Si está interesado en una definición más precisa de los errores de paridad (también conocidos como Alteraciones de un

evento único - SEU) y su causa posible, le recomendamos leer los documentos en Disponibilidad de red creciente.

## Antes de comenzar

### Convenciones

Para obtener más información sobre las convenciones del documento, consulte [Convenciones de Consejos Técnicos de Cisco](#).

### Prerequisites

Antes de continuar con este documento, le recomendamos que lea los siguientes documentos:

- [Errores de paridad en la memoria del procesador \(PMPE\)](#)
- [Resolución de problemas por averías del router](#)

### Componentes Utilizados

La información que contiene este documento se basa en las versiones de software y hardware indicadas a continuación.

- 'Router de Internet la serie Cisco 12000'
- Todas las versiones del software Cisco IOS®

La información que se presenta en este documento se originó a partir de dispositivos dentro de un ambiente de laboratorio específico. All of the devices used in this document started with a cleared (default) configuration. Si la red está funcionando, asegúrese de haber comprendido el impacto que puede tener un comando antes de ejecutarlo.

## Overview

La mayoría de los procesadores de ruta y las tarjetas de línea del Router de Internet de la serie 12000 de Cisco incluyen la función de Corrección de código de error (ECC). Sin embargo, hay algunas tarjetas de línea existentes en el campo que no tienen la capacidad ECC. La funcionalidad ECC sólo cubre la memoria RAM o la memoria RAM dinámica sincrónica (SDRAM) de las tarjetas. El resto no está protegido por ECC.

A continuación se muestra una comparación de la funcionalidad ECC para las tarjetas de línea utilizadas con el Cisco 12000:

- Todas las tarjetas Engine 2 y posteriores tienen funcionalidad ECC.
- Las tarjetas del Motor 1 cambiaron a ECC luego de FCS.
- Las tarjetas de motor 0 no tienen funcionalidad ECC.
- Algunas tarjetas se pueden actualizar a productos similares que integran la funcionalidad ECC.

La tabla que figura a continuación enumera los productos que cuentan con la funcionalidad ECC:

Productos no ECC	Productos ECC
------------------	---------------

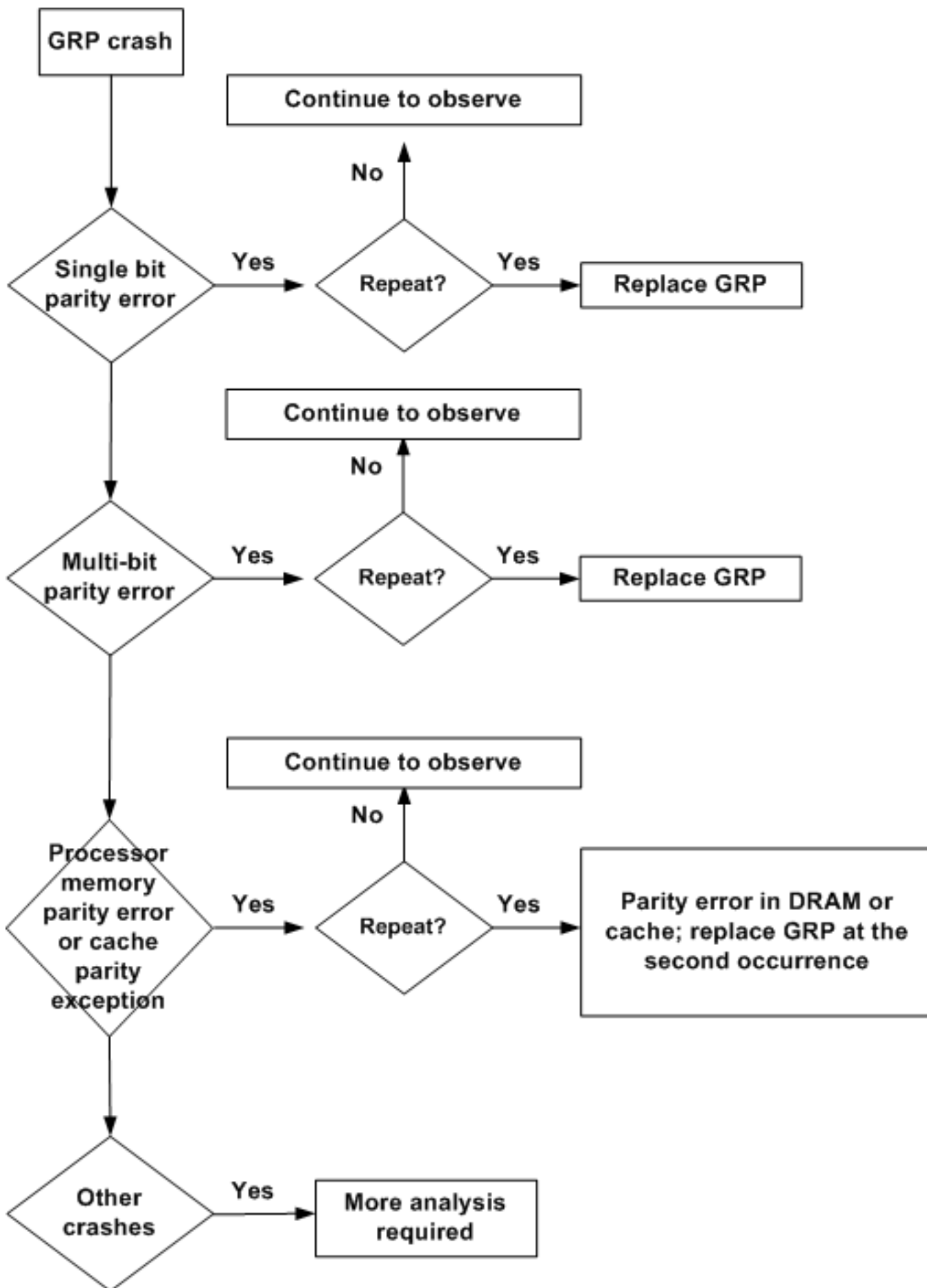
GRP(=)	GRP-B(=)
GE-SX/LH-SC(=)	GE-GBIC-SC-B(=)
GE-GBIC-SC-A(=)	GE-GBIC-SC-B(=)
8FE-FX-SC(=)	8FE-FX-SC-B(=)
8FE-TX-RF45(=)	8FE-TX-RJ45-B(=)
6DS3-SMB(=)	6DS3-SMB-B(=)
12DS3-SBM(=)	12DS3-SMB-B(=)
OC12/SRP-IR-SC(=)	OC12/SRP-IR-SC-B(=)
OC12/SRP-MM-SC(=)	OC12/SRP-mm-SC-B(=)
OC12/SRP-LR-SC(=)	OC12/SRP-LR-SC-B(=)

**Nota:** -B y ECC son independientes. -B significa que el producto es una segunda revisión importante de la placa. En algunos casos, esta fue la revisión para ECC.

Cisco ofrece un [Plan de migración tecnológica](#) (TMP) que le permite actualizar una placa que no sea ECC a una nueva tarjeta ECC. Se aplicará un crédito a la compra de la nueva placa ECC a cambio de la placa que no posee ECC.

## [Análisis del árbol de fallas de errores de paridad del Procesador del ruteo Gigabit \(GRP\)](#)

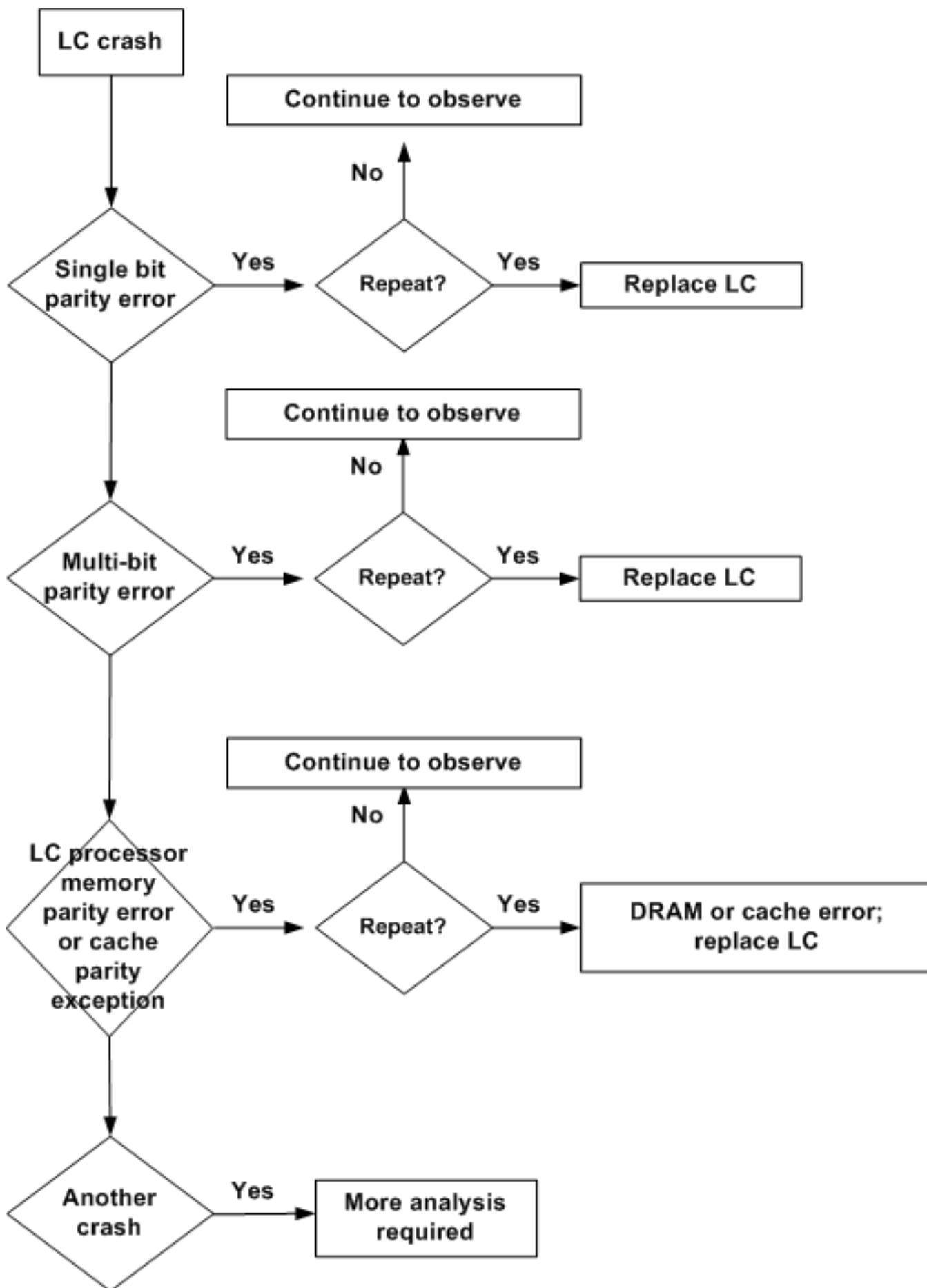
El diagrama de flujo a continuación lo ayudará a determinar qué componente del router de Internet de la serie Cisco 12000 es responsable de los mensajes de error de paridad/de Error Code Correction (ECC) en Gigabit Route Processor (GRP).



**Nota:** Capture y registre la salida `show tech-support` y los registros de la consola, y recopile todos los [archivos crashinfo](#) durante eventos de error de paridad/ECC.

## Análisis del árbol de las fallas de errores de paridad de la tarjeta de línea

El siguiente diagrama de flujo le ayuda a determinar qué componente de una tarjeta de línea del router de Internet Cisco serie 12000 es responsable de mensajes de error de paridad/Corrección de código de error (ECC):



**Nota:** Cuando una tarjeta de línea experimenta un evento de error de paridad/ECC, recopile toda la información posible (consulte [Resolución de problemas de caídas de tarjeta de línea en el router de Internet de la serie Cisco 12000](#) para obtener más información).

El router de Internet serie Cisco 12000 se recupera de errores de paridad en otras memorias de tarjetas de línea (SDRAM y SRAM) sin generar problemas.

## Errores de paridad/ECC en el procesador de ruta Cisco 12000 Series Gigabit

Varios de los dispositivos de verificación de paridad pueden informar de datos con paridad incorrecta para cualquier operación de lectura o escritura en el router de Internet de la serie 12000 de Cisco.

GRP-B y PRP utilizan ECC de corrección de errores de un solo bit y detección de errores de bits múltiples para la memoria compartida (SDRAM). Un solo error binario en la memoria SDRAM se corrige en forma automática y el sistema sigue funcionando normalmente.

### Errores de un solo bit (SBE)

PRP y GRP-B tienen el controlador de RAM dinámica (DRAM) mejorado que admite ECC. Por lo tanto, pueden corregir errores de un solo bit e informar errores de varios bits. La corrección de un error de un solo bit es similar a la siguiente:

```
%Tiger-3-SBE: Single bit error detected and corrected at <address>
```

Los SBE son corregidos por el Circuito de corrección de errores y no afectan la funcionalidad de GRP-B o PRP. No se requiere ninguna acción para los errores de un solo bit, a menos que ocurran con frecuencia. En ese caso, se recomienda reemplazar la placa del procesador.

### Errores de bit múltiple (MBE)

La detección de un error de bits múltiples se informa a través de una excepción de error de bus o una excepción de error de paridad de caché de CPU.

### Error de paridad de la memoria del procesador (PMPE)

Se informa un error de paridad de la memoria del procesador si la CPU detecta un error de paridad cuando accede al caché externo del procesador (L3 en GRP) a través del bus SysAD o alguna de las memorias de caché internas de la CPU (L1 o L2). En la tabla 1 se enumeran ejemplos de mensajes que se imprimirían para cada tipo de error de paridad de caché:

Tabla 1: Ubicación de error de paridad en la memoria caché

Ubicación de error de paridad	Mensaje de error
Memoria caché de instrucciones L1	Error: Principal, memoria caché de instrucciones, campos: datos
Memoria caché de datos L1	Error: Principal, memoria caché de datos, campos: datos
Caché de instrucciones L2	Error: SysAD, caché de instrucciones, campos: datos
Caché de datos L2	Error: SysAD, memoria caché de

	datos, campos: datos
Caché de instrucciones L3	Error: SysAD, caché de instrucciones, campos: 1st dword
Caché de datos L3	Error: SysAD, memoria caché de datos, campos: 1st dword

### Ejemplo:

La primera línea del mensaje de error indica la ubicación del error de paridad, que puede ser cualquiera de las enumeradas en la Tabla 1. En este ejemplo, la ubicación es la memoria caché de instrucciones L3.

```
Error: SysAD, instr cache, fields: data, 1st dword
Physical addr(21:3) 0x000000,
virtual addr 0x6040BF60, vAddr(14:12) 0x3000
virtual address corresponds to main:text, cache word 0
      Low Data      High Data  Par  Low Data      High Data  Par
L1 Data:  0:0xAE620068 0x8C830000 0x00 1:0x50400001 0xAC600004 0x01
          2:0xAC800000 0x00000000 0x02 3:0x1600000B 0x00000000 0x01
      Low Data      High Data  Par  Low Data      High Data  Par
DRAM Data: 0:0xAE620068 0x8C830000 0x00 1:0x50400001 0xAC600004 0x01
          2:0xAC800000 0x00000000 0x02 3:0x1600000B 0x00000000 0x01
```

La salida de la versión **show** debe ser similar a esta:

```
...System was restarted by processor memory parity error at PC 0x602310D0,
address 0x0 at 03:18:21 GMT Sun Oct 27 2002 ...
```

Desde el resultado **show context**, puede ver que el sistema fue reiniciado por una Excepción de Paridad de Caché:

```
Router#show context slot 11
CRASH INFO: Slot 11, Index 1, Crash at 19:08:07 CST Thu Nov 14 2002

VERSION:
GS Software (GSR-P-M), Version 12.0(22)S1, EARLY DEPLOYMENT RELEASE SOFTWARE (fcl)
TAC Support: http://www.cisco.com/tac
Compiled Mon 16-Sep-02 17:36 by nmasa
Card Type: Route Processor, S/N

LC uptime was 0 minutes.
System exception: sig=20, code=0xE42F3E4B, context=0x52CF3D44
System restarted by a Cache Parity Exception
STACK TRACE:
-Traceback= 5020453C 500E5E24 5010E6DC 5015F89C 501E9F6C 501E9F58
...
```

Reemplace el GRP o el PRP después de una segunda falla.

### [Mensaje de error %GRP-3-PARITYERR](#)

El siguiente mensaje puede aparecer en el resultado de la consola:

```
SEC 7: %GRP-3-PARITYERR: Parity error detected in the fabric buffers. Data (8)
```



Este mensaje significa que se detectó un error de paridad en el GRP. El número hexadecimal indica el vector de interrupción de errores. Esto generalmente indica que hay un problema de hardware en el GRP que informa que hay un error (en este caso, en la ranura 7). El GRP defectuoso debe ser reemplazado si un problema similar ocurre por segunda vez.

## [%PRP-3-SBE\\_DATA: Datos incorrectos \[hex\] \[hex\] CCE rec \[hex\] calc \[hex\]](#)

Este mensaje de error aparece cuando el router recibe datos con una paridad incorrecta.

Varios de los dispositivos de verificación de paridad informan de los datos con paridad incorrecta para cualquier operación de lectura o escritura realizada en el router de Internet de la serie 12000 de Cisco.

El PRP utiliza la corrección de errores de un solo bit y la detección de errores de varios bits ECC para compartir memoria (SDRAM). Un solo error binario en la memoria SDRAM se corrige en forma automática y el sistema sigue funcionando normalmente.

Los errores de un solo bit (SBE) se corrigen mediante el circuito de corrección de errores (ECC) y no afectan a la funcionalidad del PRP. No se requiere ninguna acción para los errores de un solo bit a menos que ocurran con frecuencia.

Si el error ocurre con frecuencia, es aconsejable reemplazar la placa del procesador.

## [Errores de paridad/ECC en las tarjetas de línea Cisco serie 12000](#)

### [Errores ECC de SDRAM](#)

- Errores del Código de corrección de errores (ECC) del bit único de SDRAM Un error de un solo bit es un único bit de datos que es incorrecto en una palabra que se lee de la memoria. Para los SBE, puede corregirse el error sin interrumpir las operaciones. Se detectan errores de un solo bit y se presentan los datos corregidos. Por ejemplo, los errores de un solo bit se informan de la siguiente manera en el Motor 4/4+:

```
SLOT 6:Jul 19 07:37:34: %TX192-3-SDRAM_SBE: Error=0x2 - DIMM1 Syndrome=0x7600
Addr=0xBEA09 Data bit80-Traceback= 401C8C9C 401C9508 401CDE08 401CDE40 4007F674
4009ED0C 4009ECF8
```

Los SBE son corregidos por el Circuito de corrección de errores y no afectan la funcionalidad de la tarjeta de línea. No se requiere ninguna acción para los errores de un solo bit, a menos que ocurran con frecuencia. En este caso, se recomienda reemplazar la tarjeta de línea.

- Errores ECC de bits múltiples SDRAM Un error de bits múltiples se produce cuando más de un bit es incorrecto en la misma palabra. En los MBE, se detecta el error y la tarjeta de línea falla. Es muy extraño que sucedan SBE y MBE. Aquí se presenta un ejemplo del mensaje impreso en la consola como respuesta a un error de ECC de bits múltiples en SDRAM:

```
SLOT 5:Jul 25 16:58:51: %MCC192-3-SDRAM_SBE: Error=0x808 - DIMM0
Syndrome=0x31000000 Addr=0x81034 Data bit120
-Traceback= 401C8C9C 401C9508 40450018 400BF7D4
SLOT 5:Jul 25 16:58:51: %MCC192-3-SDRAM_MBE: Error=0x808 - DIMM0
Syndrome=0x18000000 Addr=0x80834
-Traceback= 401C8D88 401C9508 40450018 400BF7D4
```

ECC no puede corregir los MBE y estos hacen que la tarjeta de línea falle. La tarjeta de línea se volverá a cargar y el procesador de ruta la colocará en funcionamiento normal. Los

diagnósticos de campo pueden ser usados para verificar si la memoria de las tarjetas de línea poseen MBE. Los diagnósticos de campo detectan los MBE como errores de memoria. A continuación se presenta un ejemplo de una placa que ha experimentado un error de bit múltiple en TX SDRAM que fracasó con los diagnósticos de campo:

```
FDIAG_STAT_IN_PROGRESS(5): test #12 TX SDRAM Marching Pattern
FD 5> RIM:
FD 5> TX Registers
FD 5> INT_CAUSE_REG = 0x00000680
FD 5> Unexpected L3FE Interrupt occurred.
FD 5> ERROR: TX BMA Asic Interrupt Occured
FD 5> *** 0-INT: External Interrupt ***
FDIAG_STAT_DONE_FAIL(5) test_num 12, error_code 1
Field Diagnostic: ****TEST FAILURE**** slot 5: last test run 12,
TX SDRAM Marching Pattern, error 1
Field Diag eeprom values: run 5 fail mode 1 (TEST FAILURE) slot 5
last test failed was 12, error code 1
```

Si tiene una tarjeta de línea QOC48 o OC192, refiérase a este [Aviso Práctico: QOC48/OC192 SBE/MBE](#). De lo contrario, debe reemplazar la tarjeta de línea luego de una segunda falla.

## Excepciones de paridad en la memoria caché

Verifique el valor del campo sig= en el resultado del comando show context slot [slot#]:

```
Router#show context slot 4
      CRASH INFO: Slot 4, Index 1, Crash at 04:28:56 EDT Tue Apr 20 1999

VERSION:
GS Software (GLC1-LC-M), Version 11.2(15)GS1a, EARLY DEPLOYMENT RELEASE
SOFTWARE (fc1)
Compiled Mon 28-Dec-98 14:53 by tamb
Card Type: 1 Port Packet Over SONET OC-12c/STM-4c, S/N CAB020500AL
System exception: SIG=20, code=0xA414EF5A,
context=0x40337424
System restarted by a Cache Parity Exception
```

Algunas tarjetas basadas en el motor de reenvío Engine 1 son susceptibles a problemas de corrupción de caché interna cuando funcionan en condiciones de voltaje y temperatura muy específicas.

La función de recuperación de errores de caché (CERF) es una función de software en las tarjetas de línea Engine1 que detecta y corrige los errores de paridad de la memoria caché vaciando los errores de la memoria caché externa de la CPU y actualizando la línea de caché de la DRAM. Esta función otorga la inteligencia en el algoritmo de administración de caché de la CPU que habilita a la CPU para recuperarse de un error de paridad en la memoria caché y, de esta manera, evita que se caiga una tarjeta de línea sin causar un salto de rendimiento.

**Nota:** El CERF está activado de forma predeterminada. La actividad de este código de corrección de errores de software (ECC) se puede supervisar mediante el comando **show controller cerf**. Para apagar la función, utilice el comando de configuración global `no service cerf`.

Consulte [Aviso Práctico: Error de paridad de caché en la tarjeta GSR 1GE](#) para obtener información adicional.

Para determinar en qué motor de reenvío se basa la tarjeta de línea, vea [¿Cómo puedo](#)

[determinar qué tarjeta de motor se está ejecutando en la caja?](#) del router de Internet de la serie 12000 de Cisco: Documento de preguntas frecuentes.

Si la tarjeta de línea se basa en el Motor 1, la solución temporal es actualizar el software Cisco IOS a una versión que contenga la Función Cache Error Recovery Feature (CERF). Esta función estuvo disponible por primera vez en la versión 12.0(21)S3 de Cisco IOS. Si todavía se está desmoronando por la excepción de paridad de la memoria caché, la tarjeta de línea debe ser reemplazada.

Si la tarjeta de línea se basa en otro tipo de motor, debe reemplazar la tarjeta de línea en la segunda aparición de una caída similar.

## [Mensajes de error de tarjeta de línea basados en 0 del motor](#)

Puede ver el siguiente mensaje en los registros de la consola:

```
SLOT 2:Oct 23 17:07:45.531 EST: %LC-3-L3FEERRS: L3FE DRAM error 12
address 41E9B9A0
SLOT 2:Oct 23 17:07:45.531 EST: %LC-3-L3FEERR: L3FE error: rxbma 0 addr 0
txbma 0 addr 0 dram 12 addr 41E9B9A0 io 0 addr 0
SLOT 2:Oct 23 17:07:45.531 EST: %GSR-3-INTPROC: Process Traceback= 40080BAC
-Traceback= 40357084 40495D30 40496EE0 400CCF98
```

Este mensaje informa un error de paridad de escritura de DRAM de CPU. La sigla L3FE significa motor de envío de Capa 3. La tarjeta de línea se debe reemplazar la segunda vez que ocurra un problema similar.

## [Mensajes de error de la tarjeta de línea basada en el motor 1](#)

Aquí verá algunos mensajes de error que se pueden producir:

- En los registros para una tarjeta de línea Gigabit de un puerto:

```
SLOT 5: %LCGE-3-INTR: TX GigaTranslator external interface parity error
```

En el caso de las placas más recientes, una solución ha sido sustituir el ASIC TX GigaTranslator por una matriz de puertas programables in situ (FPGA). En la segunda ocasión en que se plantee una cuestión similar, debe sustituirse la junta directiva.

- En la salida de la consola:

```
SLOT 6: %LC-3-ECC: Salsa ECC: About to handle ECC single bit error,
ECC status = 2 DRAM error status = = 21
SLOT 6: %LC-3-L3FEERR: L3FE error: rxbma 0 addr 0 txbma 0 addr 0 dram 21
addr 200020 io 0 addr 0
SLOT 6: %LC-3-ECC: Salsa ECC: Addresses: Salsa returned =429BFDE8 correcting
on = 429BFDE8
SLOT 6: %MEM_ECC-3-SBE: Single bit error detected and corrected at 0x429BFDE8
SLOT 6: %MEM_ECC-3-SYNDROME_SBE: 8-bit Syndrome for the detected Single-bit error:
0x8A
SLOT 4: %MEM_ECC-3-SBE_HARD: Single bit *hard* error detected at 0x6299FB60
SLOT 1:Jun 10 05:29:47.690 EDT: %LC-3-ECC: Salsa ECC: About to handle ECC single bit
error,ECC status = 0 DRAM error status =12
SLOT 6:Sep 26 15:18:01: %LC-3-SWECC: L2 event cleared: EPC = 0x40631CCC, CERR = 0xE40BB933,
SysAD Addr = 1, total = 1
SLOT 0:Dec 7 13:48:11.480: %LC-3-SWECC_DATA: L2 event cleared: EPC = 0x400A8040, CERR =
0xA01DCE58, llv = 0x41E3C20441E3C1C5, dv =0x41E3C1C441E3C204, SysAD Addr = 0, total = 1
```

Estos mensajes se pueden dividir en las siguientes partes: %LC-3-ECC: Salsa ECC - Hay un error en el ASIC L3FE de la tarjeta de línea. %LC-3-L3FEERR - Hay un error en el registro ASIC L3FE de la tarjeta de línea. información. %MEM\_ECC-3-SBE - Se detectó un error corregible de un solo bit en una lectura de DRAM. El comando **show memory ecc** se puede utilizar para vaciar errores de un solo bit registrados hasta ahora. Esto es lo mismo que el mensaje de error %MEM\_ECC-3-SBE\_LIMIT. %MEM\_ECC-3-SYNDROME\_SBE - El síndrome 8-bit para el error de bit único detectado. Este valor no indica la posición exacta de los bits en error, pero puede usarse para ver sus posiciones aproximadas. Esto equivale al mensaje de error %MEM\_ECC-3-SYNDROME\_SBE\_LIMIT. Básicamente, la tarjeta de línea notificó un error de un solo bit y lo corrigió automáticamente. No es necesario que usted haga nada, a no ser que esto ocurra frecuentemente. En este caso, se recomienda reemplazar la tarjeta de línea. %LC-3-SWECC\_DATA - Indica que un evento de caché ha sido corregido en LC en SLOT 0 por el Código de corrección de errores de software (SWECC).

- Otro mensaje que puede encontrar es el siguiente:

```
SLOT 4: %MEM_ECC-3-SBE_HARD: Single bit *hard* error detected at
0x6299FB60
```

Este mensaje significa que se detectó un error incorregible de un solo bit [error de hardware] en una lectura de la CPU desde DRAM. El comando **show memory ecc** vuelca los errores de un solo bit registrados hasta ahora e indica las ubicaciones de direcciones de error duro detectadas. Monitoree el sistema usando el comando **show memory ecc** y reemplace la DRAM si hay demasiadas ocurrencias de estos errores.

## [Mensajes de error de tarjeta de línea basados en el motor 2](#)

Es posible que observe el siguiente error en la salida de la consola:

```
SLOT 6: %LC-6-PSAECC: An TLU SDRAM ECC correctable error occurred
address 19C49FD
SLOT 2:035610: Feb 26 13:09:13.628 UTC: %LC-6-PSAECC: An PLU SDRAM ECC correctable error
occurred address 1956059
```

Esto significa que la SDRAM protegida con ECC de Packet Switching ASIC (PSA) ha identificado un error corregible de un bit. No se requiere ninguna acción de su parte, a menos que estos mensajes ocurran con frecuencia. En este caso, se recomienda reemplazar la tarjeta de línea.

## [Mensajes de error de la tarjeta de línea basada en el motor 3](#)

Puede ver estos errores en el resultado de la consola:

```
SLOT 6:00:03:53: %PM622-3-SAR_SRAM_PARITY_ERR: (6/0): Parity error in Reassembly SAR SRAM
address: 80000000. Resetting the port
SLOT 3:00:00:53: %PM622-3- SAR_MULTIBIT_ECC_ERR: (3/0): Multi-bit ECC Uncorrectable error in SAR
SDRAM address: 80000000. Resetting the port.
SLOT 4:00:00:53: %PM622-3 SAR_SINGLE_BIT_ECC_ERR: (3/0): ECC corrected an error in SAR SDRAM
address: 800000.
SLOT 0:Jun 25 20:45:53 KST: %EE48-6-ALPHA_ECC: RX ALPHA: An PLU SDRAM ECC correctable error
occured address 1000C254
SLOT 0:Jun 25 20:45:53 KST: %EE48-6-ALPHA_ECC2: RX ALPHA: An PLU SDRAM ECC multibit error occured
at address 1000E254
SLOT 5:Nov 17 09:46:30.171: %EE48-6-ALPHA_PARITY: TX ALPHA: Transient SRAM64 parity corrected
error 3E Data 0 100000 Parity bits 0
SLOT 10:Feb 21 16:55:36: %EE48-3-ALPHA_SRAM64_ERR: TX ALPHA: ALPHA_PST_RANGE_ERR error 11003F
```

```

Data 0 0 Parity bits 0
SLOT 4:Jan 15 06:30:00.942 UTC: %EE48-2-GULF_TX_SRAM_ERROR: ASIC GULF: TX SRAM uncorrectable
error detected. Details=0x0000
SLOT 0:Mar 16 19:50:22.464 cst: %EE48-4-QM_ZBT_PARITY: ToFab Address 0xB95E Data 0x1
SLOT 5:May 17 06:17:35.507: %EE48-4-QM_NON_ZBT_PARITY: ToFab Error 0x10000028
SLOT 5:May 17 06:17:53.883: %EE48-4-QM_ZBT_PARITY_TRANSIENT: FrFab Address 0x0 Data 0x7E
SLOT 5:May 17 06:17:53.883: %EE48-4- GULF_RX_TB_PARITY_ERROR: ASIC GULF: RX telecom bus parity
error on port 0
SLOT 1:Dec 13 00:27:42: %EE48-3-SRAM_PARITY: SRAM parity: Unable to find shadow 281B9EB4
SLOT 0:Aug 4 08:55:37: %EE48-3-QM_PARITY: FrFab Address 0x1859E Data 0x10
SLOT 0:Aug 4 08:55:37: %EE48-3-QM_ERROR: FrFab error register 0x80000.

```

## Mensajes de error de la tarjeta de línea basada en el motor 4/4+

- Podría encontrar los siguientes mensajes en las tarjetas de líneas basadas en motor 4/4+-:

```

SLOT 4: %RX192-3-HINTR: status = 0x4000000, mask = 0x3FFFFFFF -
Parity error on rx_pbc_mem.
-Traceback= 401C37C0 403D8814 400BE1EC
SLOT 4: %LC-3-ERR_INTR: Error interrupt occurred
-Traceback= 400CE028 400C8DF0 40010A24

```

OR

```

SLOT 3: %RX192-3-HINTR: status = 0x4000000, mask = 0x3FFFFFFF -
Parity error on rx_pbc_mem.
-Traceback= 406012E0 406972A0 400C555C
%FIB-3-FIBDISABLE: Fatal error, slot 3: IPC failure

```

OR

```

SLOT 13:Dec 5 07:30:15.272 cst: %HERA-6-PAM_ACL_SBE: PKT CNT MEM Syndrome=0x8 Addr=0x523C
SLOT 2:00:03:41: %MCC192-6-RED_PARAM1_SBE: Parameter 1 - Single Bit Error detected and
corrected
Syndrome = 0x7, Address = 0x43, samebit No, diffbit No
SLOT 2:00:03:41: %MCC192-6-RED_PARAM2_SBE: Parameter 1 - Single Bit Error detected and
corrected
Syndrome = 0x7, Address = 0x43, samebit No, diffbit No
SLOT 5:Apr 26 11:56:08.160: %MCC192-3-SDRAM_MBE: Error=0x200 - DIMM1 Syndrome=0x3000
Addr=0x811C3
SLOT 10:Mar 6 05:05:26.965: %RX192-3-ADJ_MEM_MBE: phy addr 0x7905E648, offset 0xBCC9, old
ecc 0x0, new ecc 0x0, bit -1, value 0x0 - MBE on Adjacency Memory..
SLOT 13:Dec 5 07:30:15.272 cst: %HERA-6-PAM_ACL_MBE: PKT CNT MEM Syndrome=0x8 Addr=0x523C
SLOT 2:00:03:41: %MCC192-6-RED_PARAM1_MBE: Parameter 1 - Single Bit Error detected and
corrected
Syndrome = 0x7, Address = 0x43, samebit No, diffbit No
SLOT 2:00:03:41: %MCC192-3-RED: Error=0x80000 - RED PARAM 1 ECC SBE Error.
-Traceback= 405AF5E0 405B1CEC 406DFF7C 406E057C 400FC7E
SLOT 2:00:03:41: %MCC192-6-RED_PARAM2_MBE: Parameter 1 - Single Bit Error detected and
corrected
Syndrome = 0x7, Address = 0x43, samebit No, diffbit No
Sep 8 14:32:09 jst: %MEM_ECC-3-SYNDROME_SBE_LIMIT:
8-bit Syndrome for the detected Single-bit error: 0xD5

```

Los síntomas de este problema incluyen: Se deshabilita el Cisco Express Forwarding en esta tarjeta de línea. Los puertos asociados permanecen activos/activos. La tarjeta de línea puede restablecerse automáticamente. Si la tarjeta de línea no se reinicia, la solución alternativa es ejecutar el comando **microcode reload <slot>**. Este mensaje no siempre indica un problema de hardware con el módulo RX192. Algunos errores de procesamiento de software de Cisco IOS podrían generar este mensaje de error como efecto secundario. Si aparece este mensaje sólo una vez, continúe supervisando la placa. Se reiniciará el dispositivo. Si el problema persiste, la tarjeta será reiniciada automáticamente. Si éste mensaje continúa apareciendo, contáctese

con su representante de soporte técnico de Cisco para obtener asistencia.

- Los eventos SBE pueden verificarse en E4/E4+ con el comando `show controllers mcc192 ecc:`

```
LC-Slot4#show controllers mcc192 ecc
MCC192 SDRAM ECC Counters
      SBE = 0x0,           MBE = 0x0
TX192 SDRAM ECC Counters
      SBE = 0x0,           MBE = 0x0
```

Esto informa tanto sobre la memoria RX como TX.

## Mensajes de error de la tarjeta de línea basada en el motor 5/5+

Puede ver estos errores en el resultado de la consola:

```
SLOT 1:Jun 26 20:45:53 KST: %EE192-6-WAHOOECC: RX WAHOO: An PLU SDRAM ECC correctable error
occured address 20000254
SLOT 9:Sep 2 21:27:49.680 GMT+8: %MCC192-3-PKTMEM_SBE: Single bit error detected and corrected
SLOT 14:Jul 18 07:19:24.637:  RX_XBMA: 1-bit CPUIM_ECCERR1 error 0x2
SLOT 15:Jan  4 16:53:16.591:  TX_XBMA: (1) QSRAM qinfo SBE detected. info: 0x82605455
SLOT 12:Dec 12 22:34:15: %EE192-4-BM_ERRSSS: FrFab BM BADDR ECC ERR info single bit error(s)
corrected, error 8250F63E count:  2
SLOT 1:Nov 22 13:40:02 JST: %EE192-3-QM_ERROR: RX_XBMA OQLLM error error register 0x1
-Traceback= 40AE71AC 406078C4 405F5EC0
SLOT 7:001113: Oct 24 10:50:28.520 BST: %EE192-3-WAHOOEERRS: RX WAHOO: WAHOO_CSRAM_CNTRL_INT
PIPE0 error 8
SLOT 6:Oct  4 16:48:00.487: %EE192-3-WAHOOEERRSSS: RX WAHOO: WAHOO_FFCRAM_CNTRL_INT PIPE0 error 4
addr 3FBFAB8 agent 94
SLOT 7:001114: Oct 24 10:50:28.520 BST: %EE192-3-WAHOOEERRSSSS: RX WAHOO: WAHOO_PPC_INT PIPE1
error pl_ctl 4000226 pl_aa_avl F9F7B pl_aa_end 7FF9 pl_aa_fatal 4800000
SLOT 6:Oct  4 16:48:00.487: %EE192-3-WAHOOEERRS: RX WAHOO WAHOO_NFC_SRAM_MULTI_ECC_ERR multi-bit
CSSRAM error
SLOT 6:Oct  4 16:48:00.487: %EE192-3-WAHOOEERRS: WAHOO_CTCAM_CNTRL_INT multi-bit CSRAM error
SLOT 6:Oct  4 16:48:00.487: %EE192-3-WAHOOEERRS: WAHOO_FFCRAM_CNTRL_INT MBE
SLOT 6:Oct  4 16:48:00.487: %EE192-3-WAHOOEERRS: FSRAM not OK WAHOO_FSRAM_CNTRL_INT ECC_1_BIT_EE
| ECC_UNCORR_EE
SLOT 6:Oct  4 16:48:00.487: %EE192-3-WAHOOEERRS: WAHOO_CTCAM_CNTRL_INT multi-bit CSRAM error
SLOT 1:00:01:14: WEEKLY_THROTTLE_SOCKEYE_SBE: SOCKEYE SBE: addr: 0xC2A007C0, synd: 0xC4
SLOT 1:00:01:14: WEEKLY_THROTTLE_CBSRAM_SBE_TX+i: CBSRAM SBE TX: 1-bit CBSRAM error.
SLOT 1:00:01:14: WEEKLY_THROTTLE_CBSRAM_SBE_RX+i: CBSRAM SBE RX: 1-bit CBSRAM error.
SLOT 1:00:01:14: WEEKLY_THROTTLE_CSSRAM_SBE_TX+i: CSSRAM SBE TX: 1-bit CSSRAM error.
SLOT 1:00:01:14: WEEKLY_THROTTLE_CSSRAM_SBE_RX+i: CSSRAM SBE RX: 1-bit CSSRAM error.
SLOT 1:00:01:14: WEEKLY_THROTTLE_CSRAM_SBE_TX+i: CSRAM SBE TX: 1-bit CSRAM error.
SLOT 1:00:01:14: WEEKLY_THROTTLE_CSRAM_SBE_RX+i: CSRAM SBE RX: 1-bit CSRAM error.
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_FW_TCAM_PRTY_TX+throttle_i: TX FTCAM PRTY error, status = 0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_FW_TCAM_PRTY_RX+throttle_i: RX FTCAM PRTY error, status = 0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_CL_TCAM_PRTY_TX+throttle_i: TX CLTCAM PRTY error, status =
0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_CL_TCAM_PRTY_RX+throttle_i: RX CLTCAM PRTY error, status =
0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_NF_TCAM_PRTY_TX+throttle_i: TX NFTCAM PRTY error, status =
0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_NF_TCAM_PRTY_RX+throttle_i: RX NFTCAM PRTY error, status =
0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_TCAM_PRTY_VMR: TCAM PRTY VMR error, status = 0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_TCAM_PRTY_NO-VMR: TCAM PRTY NO-VMR error, status = 0x3
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_FCRAM_SBE_TX: FCRAM SBE TX error, status = 0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_FCRAM_SBE_RX: FCRAM SBE TX error, status = 0x3
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_FCRAM_PER_CHIP_SBE_TX: FCRAM CHIP SBE error, status = 0x2
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_FCRAM_PER_CHIP_SBE_RX: FCRAM CHIP SBE error, status = 0x3
SLOT 1:00:01:14: WEEKLY_THROTTLE_W_FSRAM_SBE_TX: FSRAM SBE TX error, status = 0x2
```

SLOT 1:00:01:14: WEEKLY\_THROTTLE\_W\_FSRAM\_SBE\_RX: FSRAM SBE RX error, status = 0x3  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_W\_FSRAM\_MBE\_TX: FSRAM MBE RX error, status = 0x2  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_W\_FSRAM\_MBE\_RX: FSRAM MBE RX error, status = 0x3  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_BM\_ISERR\_TX: ISERR TX error, status = 0x2  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_BM\_ISERR\_RX: ISERR RX error, status = 0x3  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_BM\_FCRAM\_SBE\_TX: FCRAM SBE TX error, status = 0x2  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_BM\_FCRAM\_SBE\_RX: FCRAM SBE RX error, status = 0x3  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_QSRAM\_LINK\_SBE\_TX: QSRAM LINK SBE TX error, status = 0x2  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_QSRAM\_LINK\_SBE\_RX: QSRAM LINK SBE RX error, status = 0x3  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_QSRAM\_QEINFO\_SBE\_TX: QSRAM queue info sbe tx error, status = 0x2  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_QSRAM\_QEINFO\_SBE\_RX: QSRAM queue info sbe rx error, status = 0x3  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_QSRAM\_BADDR\_SBE\_TX: qsram bad addr sbe tx error, status = 0x2  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_QSRAM\_BADDR\_SBE\_RX: qsram bad addr sbe rx error, status = 0x3  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_OQLLM\_SBE\_TX: oqlm sbe tx error, status = 0x2  
SLOT 1:00:01:14: WEEKLY\_THROTTLE\_QM\_OQLLM\_SBE\_RX: oqlm sbe rx error status = 0x3

## [Mensajes de error de la tarjeta de línea basada en el motor 6](#)

Puede ver estos errores en el resultado de la consola:

SLOT 0:Jan 14 08:53:44.581 GMT: %FIA-3-RAMECCERR: To Fabric ECC error was detected Single Bit Error RAM2 status = 0x8000  
Syndrome = 0x0 addr = 0x0  
SLOT 6:Apr 29 09:36:12: %E6LC-4-ECC\_THRESHOLD: HERMES VID SBE exceeded threshold, possible memory failure  
SLOT 4:\*Mar 13 23:38:19.295: %E6\_RX192-3-MTRIE\_SBE: Head1 Syndrome=0x94 Addr=0xFFFF2B  
-Traceback= 40544830 40546A90 40688C94 400EDC18  
SLOT 7:\*Mar 4 1234:19.295: %E6\_RX192-3-ADJ\_SBE: Syndrome=0x59 Addr=0xFFFF2B  
-Traceback= 40000830 40036A90 40555D44 400ddd23  
SLOT 14:Dec 9 20:02:29: %E6\_RX192-6-PBC\_SBE: Single bit error detected and corrected RLDRAM Syndrome=0x61 Addr=0xF855  
Dec 9 20:02:33: %GRP-4-RSTSLLOT: Resetting the card in the slot: 14,Event: linecard error report  
SLOT 4:06:21:43: %E6\_RX192-3-ACL\_SBE: ACTION MEM Syndrome=0x7 Addr=0x0  
-Traceback= 40549740 4054A7E0 4068D814 400EE018  
SLOT 6:Mar 28 03:30:19: %RX192-3-HINTR: status = 0x1000000000000, mask = 0x7FFFFFF0FA320F - L3X SBE error.  
-Traceback= 405816DC 406A1010 406A1650 400F70E8  
SLOT 6:Mar 28 03:30:19: %E6\_RX192-6-VID\_SBE: Single bit error detected and corrected VID memory Syndrome=0x19 Addr=0xE51B  
SLOT 6:Nov 27 23:32:36: %HERA-3-PKTMEM\_SBE: Single bit error detected and corrected Error=0x80 - Syndrome=0x5100000000000000 Addr=0x894620 Data bit116  
SLOT 7:Oct 2 23:32:36: %HERA-6- MCD\_SBE: Single bit error detected and corrected Error=0x50 - Syndrome=0x3100000000000000 Addr=0x331110 Data bit216  
SLOT 1:Jun 22 03:32:36: %HERA-6- MRW\_SBE: Single bit error detected and corrected Error=0x50 - Syndrome=0x3100000000000000 Addr=0x331110 Data bit216  
SLOT 12:May 24 03:03:36: %HERA-6- UPF\_SBE: Single bit error detected and corrected Error=0x60 - Syndrome=0x4100000000000000 Addr=0x451140 Data bit216  
SLOT 13:Dec 5 07:30:15.272 cst: %HERA-6-PAM\_ACL\_SBE: PKT CNT MEM Syndrome=0x8 Addr=0x523C  
SLOT 9:May 5 18:52:14: %HERA-6-QM\_FBF\_SBE: Free Block FIFO - Single Bit Error detected and corrected  
Syndrom = 0x10, Addr = 0x778, samebit Yes, diffbit No  
SLOT 9:May 5 18:52:14: %HERA-3-QM: Error=0x40 - FBF RAM ECC SBE.  
-Traceback= 405AD4CC 405AF5D0 405F2E80 406DCDB8 406DD434 400FC500  
SLOT 3:Aug 16 00:45:14: %MCC192-6-RED\_AQD\_SBE: Average Queue Depth - Single Bit Error detected and corrected  
Syndrome = 0x7, Address = 0x89, samebit No, diffbit No  
SLOT 2:Jan 23 06:29:56 KST: %MCC192-6-RED\_STAT\_SBE: Statistics - Single Bit Error detected and corrected

Syndrome = 0x38, Address = 0xFF, samebit No, diffbit No  
SLOT 4: \*Mar 13 23:38:19.295: %E6\_RX192-3-MTRIE\_MBE: Single bit error detected and corrected  
Head1  
Syndrome=0x94 Addr=0xFFF2B  
SLOT 7: \*Mar 4 1234:19.295: %E6\_RX192-3-ADJ\_MBE: Syndrome=0x59 Addr=0xFFF2B  
-Traceback= 40000830 40036A90 40555D44 400ddd23  
00:00:18: %E6\_RX192-3-PBC\_MBE: ADJ OBANK LO Syndrome=0xE5 Addr=0x142  
-Traceback= 405BF8B0 405C0F08 406E8D78 406E93B8 400FCCE0  
SLOT 6: Mar 28 03:30:19: %E6\_RX192-6-VID\_MBE: Single bit error detected and corrected VID memory  
Syndrome=0x19 Addr=0xE51B  
SLOT 0: Apr 18 06:44:53.751 GMT: %HERA-3-PKTMEM\_MBE: Error=0x1010 - Syndrome=0x9900000000  
SLOT 7: Oct 2 23:32:36: %HERA-6- MCD\_MBE: Single bit error detected and corrected Error=0x50 -  
Syndrome=0x3100000000000000 Addr=0x331110 Data bit216  
SLOT 1: Jun 22 03:32:36: %HERA-6- MRW\_MBE: Single bit error detected and corrected Error=0x50 -  
Syndrome=0x3100000000000000 Addr=0x331110 Data bit216  
SLOT 13: Dec 5 07:30:15.272 cst: %HERA-6-PAM\_ACL\_MBE: PKT CNT MEM Syndrome=0x8 Addr=0x523C  
SLOT 9: May 5 18:52:14: %HERA-6-QM\_FBF\_MBE: Free Block FIFO - Single Bit Error detected and  
corrected  
Syndrome = 0x10, Addr = 0x778, samebit Yes, diffbit No  
SLOT 3: Aug 16 00:45:14: %MCC192-6-RED\_AQD\_MBE: Average Queue Depth - Single Bit Error detected  
and corrected  
Syndrome = 0x7, Address = 0x89, samebit No, diffbit No  
SLOT 2: Jan 23 06:29:56 KST: %MCC192-6-RED\_STAT\_MBE: Statistics - Single Bit Error detected and  
corrected  
Syndrome = 0x38, Address = 0xFF, samebit No, diffbit No

## [Mensajes de error de SPA](#)

Puede ver estos errores en el resultado de la consola:

SLOT 7: Jan 4 02:04:00.487: %SPA\_CHOC\_DSX-3-UNCOR\_PARITY\_ERR: SPA4/0: CHOC SPA parity error(s)  
encountered  
SLOT 7: Jan 4 02:04:00.487: %MCT1E1-3-UNCOR\_PARITY\_ERR: SPA5/0: T1E1 SPA parity error(s)  
encountered  
SLOT 3: 00:33:48: %MCT1E1-3-UNCOR\_MEM\_ERR: SPA3/0: 1 uncorrectable HDLC SRAM memory error(s)  
encountered.  
SLOT 1: Oct 3 14:42:45.727: %SPA\_PLIM-4-SBE\_ECC: SPA-4XT3/E3[1/2] reports 2 SBE occurrence at 1  
addresses  
SLOT 1: Jul 22 05:26:29.613 UTC: %SPA\_DATABUS-3-SPI4\_SINGLE\_DIP4\_PARITY: SIP Sbslt 0 Ingress  
Sink - A single DIP4 parity error has occurred on the data bus.  
SLOT 4: Dec 2 22:44:05: %SPA\_DATABUS-3-SPI4\_SINGLE\_DIP2\_PARITY: SIP Sbslt 0 Egress Source - A  
single DIP 2 parity error on the FIFO status bus has occurred.  
SLOT 1: Oct 3 14:42:45.727: %SPA\_PLIM-4-SBE\_OVERFLOW: SPA-4XT3/E3[1/2] reports SBE table (2  
elements) overflows  
SLOT 1: Oct 3 14:42:45.727: % SPA\_PLUGIN-3-SPI4\_SETCB: SPA-4XT3/E3[1/2] : IPC SPI4 set callback  
failed(status 2).

## [Errores de Paridad en las Cisco 12000 Series Switching Fabric Cards](#)

Todos los mensajes de error de paridad relacionados con las tarjetas de entramado de switches se analizan en detalle en la Resolución de problemas de hardware correspondiente al router de Internet de la serie 12000 de Cisco. Estos mensajes incluyen (lista no exhaustiva):

```
%FABRIC-3-PARITYERR: To Fabric parity error was detected. Grant parity error  
Data = 0x2.
```

```
SLOT 1:%FABRIC-3-PARITYERR: To Fabric parity error was detected.
```



Grant parity error Data = 0x1

## Información Relacionada

- [Resolución de problemas por averías del router](#)
- [Errores de paridad en la memoria del procesador \(PMPE\)](#)
- [Página de soporte de routers de Internet Cisco series 12000](#)
- [Soporte Técnico - Cisco Systems](#)